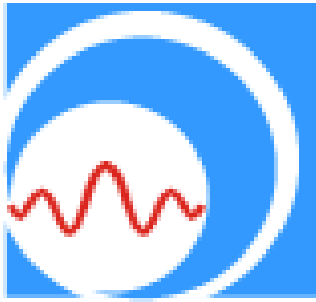




Universidade Federal da Bahia

Escola Politécnica

Departamento de Engenharia Elétrica

Curso de Mestrado em Engenharia Elétrica

CMEE-DEE-EP-UFBA

UMA METODOLOGIA PARA PROJETO
DE AMPLIFICADORES OPERACIONAIS
DE TRANSCONDUTÂNCIA
EM TECNOLOGIA CMOS
AUXILIADO POR COMPUTADOR

Autor: Edson Pinto Santana

Orientador(a): Ana Isabela Araújo Cunha

Co-orientador: Niraldo Roberto Ferreira

Salvador, Abril de 2005

EDSON PINTO SANTANA

UMA METODOLOGIA PARA PROJETO DE
AMPLIFICADORES OPERACIONAIS DE
TRANSCONDUTÂNCIA EM TECNOLOGIA CMOS
AUXILIADO POR COMPUTADOR

Dissertação apresentada como requisito parcial à
obtenção do grau de Mestre em Engenharia Elétrica,
Curso de Mestrado em Engenharia Elétrica, Universi-
dade Federal da Bahia.

Orientador(a): Dra. Ana Isabela Araújo Cunha

Co-orientador: Dr. Niraldo Roberto Ferreira

SALVADOR

2005

Sumário

Lista de Figuras	iii
Lista de Tabelas	iv
Lista de Símbolos	vi
Resumo	ix
Abstract	x
Referências Bibliográficas	69
1 Introdução	1
2 Formulação do Projeto de um OTA Miller	5
2.1 Revisita ao modelo ACM	5
2.2 Análise do OTA Miller	12
2.2.1 Premissas de Simetria e Casamento	12
2.2.2 Parâmetros de Projeto	13
2.3 Problema de Otimização	17
2.3.1 Função Objetivo	18
2.3.2 Espaço de Busca	19

2.4	Método Numérico	23
2.4.1	Programação Quadrática Recursiva	24
2.4.2	Escalamento de Variáveis	29
2.4.3	Normalização das Restrições	31
3	Exemplos de Projeto	32
3.1	Introdução	32
3.2	Exemplos de Referência	33
3.3	Variação no ganho diferencial de malha aberta	38
3.4	Variação no produto ganho-largura de faixa	39
3.5	Variação na taxa de rampa	41
3.6	Variação em outras características de desempenho	41
3.7	Influência das capacitâncias extrínsecas	47
3.8	Restrição ao regime de inversão	48
3.9	Comparações à outra ferramenta de projeto	49
4	Conclusão	51
A	Dedução para Função de Transferência do Ganho Diferencial	53
B	Capacitâncias Extrínsecas	57
C	Ferramenta de Projeto	62

Lista de Figuras

2.1	Razão transcondutância por corrente normalizada versus coeficiente de inversão	10
2.2	Modelo quasi-estático do MOSFET para análise de pequenos sinais em baixas e médias frequências	11
2.3	Arquitetura do OTA Miller com dispositivos canal N no par diferencial .	13
2.4	Circuito para análise de pequenos sinais do OTA Miller	14
2.5	Fluxograma do algoritmo da programação quadrática recursiva	30
3.1	Resposta em frequência simulada do ganho diferencial de malha aberta do exemplo 1	35
B.1	Modelagem das capacitâncias extrínsecas	58
B.2	Circuito para análise de pequenos sinais alternados do OTA Miller com inclusão das capacitâncias extrínsecas	59
C.1	Interface da ferramenta computacional	63
C.2	Interface para edição dos parâmetros tecnológicos	64
C.3	Interface para edição dos requisitos de projeto	65
C.4	Interface para seleção do ponto de busca inicial	66
C.5	Caixa de seleção da função objetivo	67

Lista de Tabelas

2.1	Expressões do modelo ACM	7
2.2	Expressões do modelo ACM na variável ϑ para o regime de saturação . .	10
2.3	Restrições de operação dos transistores	21
3.1	Especificações e desempenho do exemplo 1 de referência	34
3.2	Ponto de projeto do exemplo 1 de referência	34
3.3	Especificações e desempenho do exemplo 2 de referência	37
3.4	Ponto de projeto do exemplo 2 de referência	37
3.5	Desempenho para diferentes especificações de A_{d0}	38
3.6	Ponto de projeto para diferentes especificações de A_{d0}	39
3.7	Ponto de projeto para diferentes especificações de GBW	40
3.8	Desempenho para diferentes especificações de GBW	40
3.9	Desempenho para diferentes especificações de SR	41
3.10	Ponto de projeto para diferentes especificações de SR	42
3.11	Desempenho para diferentes especificações de $CMRR$	43
3.12	Ponto de projeto para diferentes especificações de $CMRR$	43
3.13	Desempenho para diferentes especificações de OS	44
3.14	Ponto de projeto para diferentes especificações de OS	44
3.15	Desempenho para diferentes especificações de CMR	45

3.16	Ponto de projeto para diferentes especificações de CMR	45
3.17	Desempenho para diferente especificação de PM	46
3.18	Ponto de projeto para diferente especificação de PM	46
3.19	Ponto de projeto com modelagem das capacitâncias extrínsecas	47
3.20	Desempenho com modelagem das capacitâncias extrínsecas	48
3.21	Ponto de projeto para diferentes regimes de inversão	49
3.22	Desempenho para diferentes regimes de inversão	49
3.23	Comparação à outras ferramentas de projeto	50
B.1	Expressões das capacitâncias extrínsecas	58

Lista de Símbolos

A_{CM} - área ocupada de pelo capacitor de compensação

A_t - área ativa total

C_{bd} - capacitância incremental substrato-dreno

C_{bs} - capacitância incremental substrato-fonte

C_{gb} - capacitância incremental porta-substrato

C_{gd} - capacitância incremental porta-dreno

C_{gs} - capacitância incremental porta-fonte

C_L - capacitância de carga

C_M - capacitância de compensação

C'_{ox} - capacitância por unidade de área do óxido

CMR - faixa de modo comum

$CMRR$ - razão de rejeição de modo comum

f_o - função objetivo

g_{mg} - transcondutância de porta

g_{md} - transcondutância de dreno

g_{ms} - transcondutância de fonte

GBW - produto ganho largura de faixa

i_f - corrente normalizada direta

i_r - corrente normalizada reversa

I_B - corrente de polarização

I_D - corrente de dreno

I_F - corrente de saturação direta

I_S - corrente de normalização

$I_{SQN(P)}$ - corrente tecnológica do transistor quadrado canal N(P)

K_B - constante de Boltzman

L - comprimento efetivo do canal

n - fator de rampa

OS - faixa de excursão da tensão de saída

OTA - amplificador operacional de trancondutância

P_c - potência consumida

PM - margem de fase

q - magnitude da carga eletrônica

Q'_{ID} - densidade de carga de inversão no lado do dreno

Q'_{IS} - densidade de carga de inversão no lado da fonte

SR - taxa de rampa

T_a - temperatura absoluta

U_{crit} - campo elétrico crítico transversal

V_A - tensão de Early

V_{DB} - tensão entre os terminais de dreno e substrato

V_{DBSAT} - tensão entre os terminais de dreno e substrato no limiar da saturação

V_{DD} - tensão de alimentação positiva

V_{DS} - tensão entre os terminais de dreno e fonte

V_{DSSAT} - tensão entre os terminais de dreno e fonte no limiar da saturação

V_{GB} - tensão entre os terminais de porta e substrato

$V_{INmax(min)}$ - máxima (mínima) tensão de modo comum na entrada do amplificador

$V_{OUTmax(min)}$ - máxima (mínima) tensão de saída do amplificador

V_P - tensão de “pinch-off”

V_{SB} - tensão entre os terminais de fonte e substrato

V_{SS} - tensão de alimentação negativa

$V_{TON(P)}$ - tensão de limiar em equilíbrio do transistor canal N(P)

W - largura efetiva do canal

w_A - constante

w_P - constante

ϑ - razão transcondutância por corrente normalizada

ϕ_t - potencial termodinâmico

μ - mobilidade global dos portadores

λ - parâmetro de ajuste do comprimento da seção do dreno

$\Re$ - Conjunto dos números reais

C^2 - Conjunto de funções diferenciáveis em segunda ordem

$\nabla_x f(x)$ - Vetor coluna de derivadas parciais de $f(x)$ com relação à x

$\nabla_x^2 f(x)$ - Matriz de segundas derivadas de $f(x)$ com relação à x

$\nabla_x G(x)$ - Matriz de derivadas parciais do vetor coluna de funções restrição $G(x)$ com relação à x cujas colunas representam o gradiente das funções individuais de restrição

Resumo

Este trabalho apresenta uma metodologia para o dimensionamento automatizado de transistores e componentes nos amplificadores operacionais de transcondutância em tecnologia CMOS fundamentada no modelo compacto avançado do MOSFET (“ACM Model”).

O projeto do amplificador é formulado como um problema de otimização, no qual a soma ponderada do consumo de área e da potência é minimizada de forma a atender parâmetros de desempenho pré-estabelecidos. A solução ao problema formulado é obtida utilizando a programação quadrática recursiva como método numérico de busca.

Valendo-se do de um modelo do transistor MOS generalizado para todo o regime de inversão, a metodologia possibilita determinar de forma precisa o desempenho do amplificador e ampliar o espaço de busca, englobando o regime de operação em inversão moderada, tradicionalmente apontado por estabelecer melhor compromisso entre área e potência no projeto de amplificadores.

A metodologia é aplicada à arquitetura OTA Miller, cujo equacionamento é obtido e implementado em uma ferramenta computacional desenvolvida no ambiente MATLAB. As soluções de projeto produzidas e o respectivo desempenho previsto pela ferramenta são verificadas através de simulação.

Abstract

This work presents a transistor sizing methodology for the design of CMOS operational transconductance amplifiers based on the Advanced Compact MOSFET (ACM) model.

The design of CMOS OTA is formulated as an optimization problem where the weighted sum of area and power dissipation is minimized, regarding some predetermined performance parameters. The solution is obtained using the recursive quadratic programming method.

Since ACM model describes the device behavior in the whole inversion regime of operation, the proposed methodology provides more reliable prediction of circuit performance and allows optimization in a more extended design space, including moderate inversion regime, which is known for the best trade off between power and area.

The method is applied to OTA Miller architecture and a sizing tool is implemented to run in MATLAB. Accuracy and reliability in performance prediction is verified through simulation examples.

Capítulo 1

Introdução

No campo dos circuitos integrados (CI's), a concepção e o projeto de circuitos analógicos continua semeando desafios. O mercado consumidor de “chips”, que inclui desde pessoas comuns a indústrias tão pesadas como a petroquímica e tão sofisticadas como a aeroespacial, tem requerido sistemas de processamento de sinais extremamente densos, que são mais adequadamente sintetizados na forma digital. Na implementação destes sistemas digitais, a tecnologia CMOS, bastante miniaturizável e de baixo consumo, revela-se uma das prediletas.

A maioria dos sinais da natureza, no entanto, são inerentemente analógicos, a exemplo das grandezas físicas medidas e de informações auditivas e visuais. Portanto, ainda que os mesmos sejam eficazmente processados sob a forma digital, os blocos de circuitos analógicos continuam sendo imprescindíveis para recebê-los, condicioná-los e reintroduzi-los no universo natural. A atraente integração dos circuitos analógicos de interface, como são denominados, em uma mesma pastilha semicondutora que o sistema digital, define a categoria dos circuitos integrados de sinais mistos (“mixed-signal integrated circuits”). Este procedimento, justificado por fatores como custo e desempenho [3], proporciona uma

redução significativa na área ocupada pelo sistema completo, respondendo satisfatoriamente à tendência de crescente portabilidade dos equipamentos eletrônicos. O aumento da portabilidade, por sua vez, demanda não apenas dimensões menores de dispositivos, para intensificar o adensamento do sistema, mas também operações em mais baixos níveis de tensão, para viabilizar o uso de baterias menores.

Embora ocupando a menor fração do sistema misto, as porções de circuitos analógicos são as que consomem um tempo mais longo de projeto, em virtude do grande número de especificações a serem atendidas, do maior número de variáveis envolvidas e da grande variação das características de desempenho ao longo do espaço de projeto. Trata-se de estabelecer uma solução de compromisso entre uma multitude de variáveis sujeitas a um grande número de restrições. Portanto, o projeto da parte analógica é muito mais complexo que o da parte digital e sua execução introduz atrasos no ciclo global de concepção e síntese do sistema misto que não podem ser negligenciados diante da competitividade existente no mercado de circuitos integrados e dos custos associados.

No intuito de diminuir o tempo consumido no projeto da porção analógica do sistema misto, ou mesmo equipará-lo ao da porção digital, um crescente número de ferramentas de projeto têm sido desenvolvidas com o auxílio de computador [5]. Dentre estas, destacam-se as que executam uma importante etapa da síntese de circuitos integrados: o dimensionamento das razões de aspecto e comprimentos de canal dos transistores de uma selecionada arquitetura.

O trabalho apresentado em [3] classifica as ferramentas de projeto disponíveis na literatura segundo as seguintes abordagens: otimização baseada no conhecimento, otimização baseada em simulação e otimização baseada em equações. Dentro destas abordagens, diferentes técnicas de otimização têm sido experimentadas. A otimização baseada no co-

nhecimento é difícil de ser implementada, pois muitos detalhes de desempenho do circuito devem ser codificados para uso posterior em algoritmos evolutivos. A otimização baseada em simulação demanda muito esforço computacional. Conseqüentemente, é a otimização baseada em equações que obtém mais eco entre os projetistas.

Contudo, até recentemente, o maior investimento tem sido o aperfeiçoamento das ferramentas automáticas de projeto no tocante à rapidez de execução do algoritmo e à robustez do processo iterativo, esta última tornando a convergência para uma dada solução praticamente independente de uma estimativa inicial [21],[20]. Infelizmente, porém, pouco tem sido feito no sentido de aplicar modelos mais completos do dispositivo, a fim de conferir maior confiabilidade à solução. A quase totalidade das ferramentas para projeto otimizado de amplificadores operacionais de transcondutância (OTA's) tem seu equacionamento associado a modelos muito simples, que restringem a operação do dispositivo em inversão forte.

Desta forma, uma parte de relevante importância do espaço de trabalho permanece inadequadamente explorada. Tem-se verificado, até mesmo semi-empiricamente, que o desempenho de estágios simples de amplificadores oferecem a melhor combinação área-potência se o transistor principal é colocado no regime de inversão moderada. Por outro lado, este regime apresenta modelagem mais complexa e é ignorado por boa parte dos modelos voltados para cálculos manuais. Assim, como a ferramenta não pressupõe transistores operando em regimes de inversão moderada ou fraca, a solução ótima indicada pode não corresponder ao ótimo global do espaço expandido. Por outro lado, ainda que transistores não fortemente invertidos sejam admitidos no projeto, uma vez que o equacionamento empregado não se aplica aos regimes de inversão moderada e fraca, a determinação do desempenho através da ferramenta de dimensionamento tem sua confi-

abilidade comprometida.

Neste trabalho, objetivamos evidenciar a importância de uma modelagem abrangente da operação do dispositivo em todos os regimes de inversão na elaboração de uma ferramenta de projeto auxiliado por computador (CAD) com elevado grau de confiabilidade e que possibilite escrutinar toda a capacidade do dispositivo, ampliando o espaço de projeto. Para ilustrar esta premissa, foi tomado como base o modelo Avançado Compacto do MOSFET (ACM), que descreve o comportamento do transistor MOS em inversão fraca, moderada e forte, através de expressões únicas, infinitamente deriváveis e simples. O modelo conserva a carga e respeita a simetria fonte-dreno do dispositivo.

Foi elaborada uma ferramenta computacional no ambiente MATLAB para dimensionar os transistores de um OTA de dois estágios com compensação Miller de maneira otimizada. Os resultados obtidos a partir da execução desta ferramenta, bem como os resultados de simulação, permitem vislumbrar diretrizes de projeto, ou seja, medidas a serem tomadas para atender a uma variação qualitativa de características de desempenho.

No Capítulo 2, o modelo ACM é revisitado, o problema de otimização é apresentado assim como a estratégia de resolução a partir de equações do modelo ACM. No Capítulo 3 vários exemplos obtidos pelo uso da ferramenta de projeto são confrontados com os resultados de simulação para aferição da confiabilidade mesma.

Capítulo 2

Formulação do Projeto de um OTA Miller

2.1 Revisita ao modelo ACM

O modelo utilizado na descrição do comportamento do transistor MOS desempenha um importante papel no projeto de circuitos integrados. As potencialidades em alguns sistemas eletrônicos podem não ser exploradas e a confiabilidade na predição de parâmetros pode se tornar comprometida em função das limitações dos modelos adotados. O modelo ACM - “Advanced Compact MOSFET Model” [1], no qual se alicerça a metodologia empregada neste trabalho, apresenta características encorajadoras para sua aplicação em projetos de circuitos integrados, dentre as quais se destacam a sólida fundamentação física, a preservação da simetria do dispositivo concernente a permuta dos terminais de dreno e fonte, a conservação de carga, e expressões simples e infinitamente diferenciáveis que descrevem o comportamento estático e dinâmico do transistor em todo o regime de inversão, apresentando transição suave entre os regimes de inversão fraca e forte, transição

esta também denominada de regime de inversão moderada.

Neste modelo, a aproximação primordial de uma relação incrementalmente linear entre a carga do canal de inversão e o potencial de superfície à uma taxa de variação dada pela grandeza $-nC'_{ox}$ origina um completo equacionamento baseado nas densidades de carga de inversão dos terminais de fonte (Q'_{IS}) e dreno (Q'_{ID}) do dispositivo. Por sua vez, as densidades de carga de inversão relacionam-se biunivocamente com as componentes normalizadas de saturação direta (i_f) e reversa (i_r) da corrente de dreno a partir da relação (2.1). Esta relação possibilita uma substituição de variável bastante atraente no que diz respeito à simplicidade que resulta da reformulação e à importância da variável chave.

$$-\frac{Q'_{IS(D)}}{nC'_{ox}\phi_t} = \sqrt{1 + i_{f(r)}} - 1 \quad (2.1)$$

Em (2.1), n representa o fator de rampa, parâmetro que depende suavemente da tensão entre os terminais de porta e substrato, C'_{ox} representa a capacitância do óxido por unidade de área, e ϕ_t representa o potencial termodinâmico, determinado à uma temperatura absoluta (T_a) específica a partir da constante de Boltzman (K_B) e da carga eletrônica (q) pela relação $\phi_t = K_B T_a / q$. A corrente de dreno, formada pela diferença entre as componentes de saturação direta e reversa, é determinada pela expressão (2.2), na qual I_S representa a corrente de normalização, também denominada corrente específica, definida por (2.3). A corrente específica concentra informações geométricas e tecnológicas do transistor, sendo ligeiramente dependente das tensões aplicadas aos terminais de porta e substrato, reflexo do comportamento da mobilidade dos portadores (μ) e do fator de rampa, assumidos constantes neste trabalho. A largura e comprimento efetivos do canal são denotados por W e L , respectivamente.

Nota-se em (2.1) que as variáveis i_f e i_r definem uma métrica para estabelecer o

Tabela 2.1: Expressões do modelo ACM

SÍMBOLO	EXPRESSÃO
I_D	$I_S(i_f - i_r)$ (2.2)
I_{SQ}	$\mu C'_{ox} n \frac{\phi_t^2 W}{2 L}$ (2.3)
$V_{SB(DB)}$	$V_P \pm \phi_t [\sqrt{1 + i_{f(r)}} - 2 + \ln(\sqrt{1 + i_{f(r)}} - 1)]$ (2.4)
V_P	$\frac{V_{GB} - V_{T0}}{n}$ (2.5)
V_{DSSAT}	$\pm \phi_t \left(3 + \sqrt{1 + i_f} \right)$ (2.6)

nível de inversão do canal próximo as extremidades de fonte e dreno, sendo i_f também designado de “coeficiente de inversão” em [9]. Em [2] são estabelecidos limites arbitrários aproximados para os valores assumidos pela variável i_f em função do grau de inversão: o transistor MOS opera em inversão fraca para $i_f < 1$, em inversão moderada para $1 < i_f < 100$, e em inversão forte para $i_f > 100$.

As tensões nos terminais do dispositivo relacionam-se com as variáveis independentes a partir de (2.4), em conformidade com a abordagem do modelo unificado de controle de cargas (UCCM) [6]. A tensão de “pinch-off” (V_P) presente em (2.4) é calculada por uma aproximação de primeira ordem segundo a equação (2.5) [9], sendo definida como o valor da tensão V_{SB} para o qual $i_f = 3$. Esta aproximação conduz a valores suficientemente precisos para V_P , mesmo ao assumir um valor constante para n . Uma expressão mais refinada para tensão V_P é [1]:

$$V_P = \left(\sqrt{V_{GB} - V_{T0} + \left(\sqrt{\phi_0} + \frac{\gamma}{2} \right)^2} - \frac{\gamma}{2} \right)^2 - \phi_0 \quad (2.7)$$

Em (2.7), V_{T0} é a tensão de limiar no equilíbrio, γ é o fator de corpo e ϕ_0 é um

potencial de referência com valor em torno de $2\phi_F$, sendo ϕ_F o potencial de Fermi das lacunas no substrato tipo N.

Nos amplificadores operacionais, independentemente do grau de inversão, os transistores operam em regime de saturação direta, ou seja, com o canal de inversão estrangulado no lado do dreno. No intuito de garantir esta condição, a fronteira fictícia entre as regiões triodo e de saturação direta, doravante designada apenas saturação, é estabelecida por uma comparação entre a tensão dreno-substrato (V_{DB}) e um valor de referência (V_{DBSAT}). Este valor de referência é determinado em termos do coeficiente de inversão i_f a partir de (2.4) e (2.6), segundo a relação:

$$V_{DBSAT} = V_{DSSAT} + V_{SB} \quad (2.8)$$

A definição da tensão dreno-fonte de saturação (V_{DSSAT}) apresentada na tabela 2.1 origina-se de uma aproximação na expressão (2.9), derivada de (2.4), na qual $\xi = Q'_{ID}/Q'_{IS}$ assume um valor arbitrário muito inferior à unidade, da ordem de e^{-4} .

$$V_{DSSAT} = \phi_t \left[(1 - \xi)(\sqrt{1 + i_f} - 1) + \ln \left(\frac{1}{\xi} \right) \right] \quad (2.9)$$

Na saturação, a componente reversa da corrente de dreno torna-se desprezível, resultando $I_D \cong I_S \cdot i_f$, ou seja, dependente apenas das tensões V_{GB} e V_{SB} em transistores de canal longo. Focando-se nesta região de operação, as características estáticas e dinâmicas empregadas neste trabalho são formuladas exclusivamente em função do coeficiente de inversão i_f , inclusive o parâmetro transcondutância-corrente de dreno (g_{mg}/I_D) [15], que desprezando-se os efeitos de canal curto e a ligeira dependência de n com V_{GB} , à tempe-

ratura constante, é dado por:

$$\frac{g_{mg}}{I_D} = \frac{2}{n\phi_t} \frac{\sqrt{1+i_f} - 1}{i_f} \quad (2.10)$$

A razão transcondutância-corrente de dreno apresenta-se como uma característica universal por sua independência em relação à geometria, à tensão porta-substrato e à tecnologia de fabricação do dispositivo, traduzindo a capacidade de transformar corrente em transcondutância, e portanto, em ganho, sendo de notória importância como variável de projeto. Neste trabalho, adota-se uma versão normalizada deste parâmetro [11], definido pela expressão:

$$\vartheta = \frac{\sqrt{1+i_f} - 1}{i_f} \quad (2.11)$$

Conforme ilustra a fig.2.1, a maior parte da variação de ϑ concentra-se no regime de inversão moderada, que tem sido enfaticamente apontado como o regime no qual se estabelece o melhor compromisso entre o consumo de potência e a área de silício [17], [15], [2].

A tabela 2.2 apresenta um resumo das características estáticas e dinâmicas do transistor em função da variável independente ϑ para o regime de saturação. As características dinâmicas referem-se ao modelo quasi-estático de pequenos sinais em baixas e médias frequências [1] ilustrado na fig.2.2.

Tabela 2.2: Expressões do modelo ACM na variável ϑ para o regime de saturação

SÍMBOLO	EXPRESSÃO
I_D	$I_S \left(\frac{1 - 2\vartheta}{\vartheta^2} \right)$ (2.12)
V_{SB}	$V_P - \phi_t \left[\frac{1}{\vartheta} - 3 + \ln \left(\frac{1}{\vartheta} - 2 \right) \right]$ (2.13)
V_{DSSAT}	$\pm \phi_t \left(\frac{1}{\vartheta} + 2 \right)$ (2.14)
g_{ms}	$\frac{2I_D}{\phi_t} \vartheta$ (2.15)
g_{mg}	$\frac{g_{ms}}{n}$ (2.16)
g_{md}	$\frac{I_D}{V_A}$ (2.17)
C_{gs}	$\frac{2}{3} WLC'_{ox}(1 + \vartheta)(1 - 2\vartheta)$ (2.18)
C_{gb}	$\frac{n-1}{n} (WLC'_{ox} - C_{gs})$ (2.19)
C_{bs}	$(n-1)C_{gs}$ (2.20)

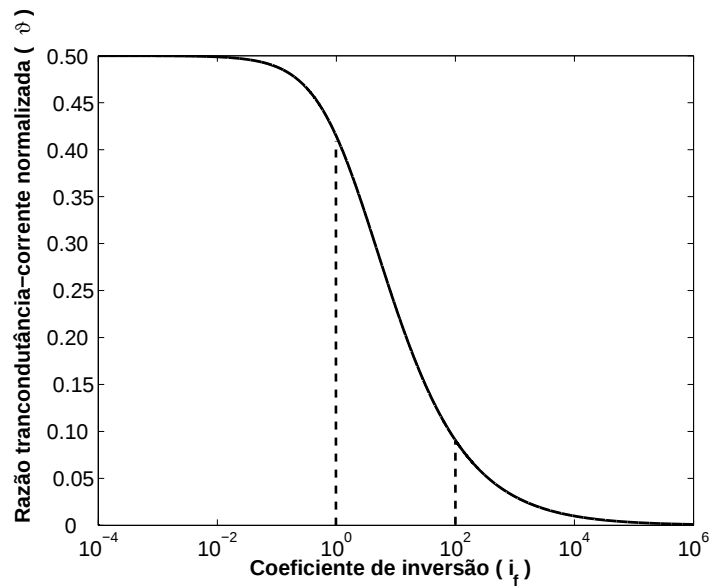


Figura 2.1: Razão transcondutância por corrente normalizada versus coeficiente de inversão

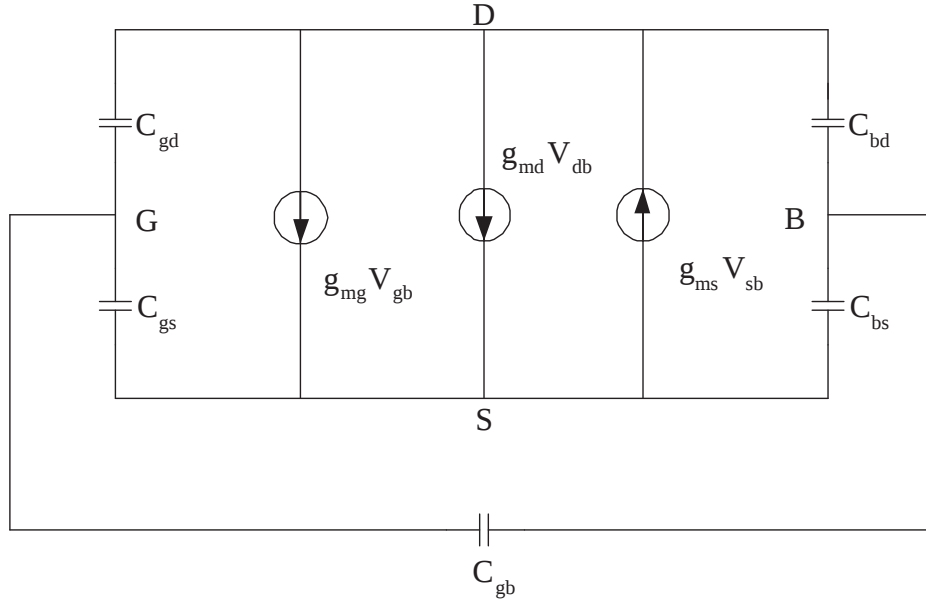


Figura 2.2: Modelo quasi-estático do MOSFET para análise de pequenos sinais em baixas e médias frequências

A transcondutância de dreno (g_{md}) não se anula na saturação devido aos efeitos de canal curto que estão sendo modelados pelo parâmetro tensão de Early (V_A) na equação (2.17). Nesta metodologia, adota-se um valor mínimo para V_A , conservativo para a determinação do ganho. Este valor mínimo ocorre em regime de inversão fraca no limiar da saturação e é função do comprimento efetivo de canal dos transistores [14], [11]:

$$V_{AMIN} = \frac{L^3 \cdot U_{CRIT} + L^2 \cdot \phi_t}{L^2 \cdot \lambda + \frac{\sigma}{n}} \quad (2.21)$$

2.2 Análise do OTA Miller

O amplificador operacional de transcondutância de dois estágios com compensação Miller, doravante designado OTA Miller, é um bloco construtivo versátil e amplamente empregado em estruturas que realizam o processamento de sinais analógicos. A formulação de projeto proposta neste trabalho refere-se à arquitetura do OTA Miller com dispositivos canal N no par diferencial ilustrada na fig.2.3, quando não explicitado em revoga.

Compõem o primeiro estágio o par diferencial formado pelos transistores M_1 e M_2 , a carga ativa formada pelo espelho de corrente nos transistores M_3 e M_4 (espelho de corrente) e o sorvedor de corrente desempenhado por M_5 , que como M_7 , espelha a corrente de polarização I_B . O segundo estágio é composto do amplificador inversor M_6 com o sorvedor de corrente M_7 . A malha de realimentação é formada pelo capacitor de compensação C_M e C_L representa uma carga capacitiva.

A nomenclatura sistemática utilizada no equacionamento de características e parâmetros associadas aos transistores utiliza como índices numéricos os mesmos presentes na fig.2.3.

2.2.1 Premissas de Simetria e Casamento

Tendo como premissas relativas ao comportamento do amplificador a operação simétrica do estágio diferencial e a redução de “off-set” sistemático à entrada, assumem-se idênticos os transistores M_1 e M_2 do par diferencial, os transistores M_3 e M_4 da carga ativa, e adota-se a condição de balanceamento [21] que assume iguais as tensões nos terminais de dreno de M_3 e dreno de M_4 , que está conectado à porta de M_6 .

Isto reflete-se no conjunto de igualdades presentes em (2.22).

$$W_1 = W_2 \quad W_3 = W_4 \quad L_1 = L_2 \quad L_3 = L_4 \quad \vartheta_3 = \vartheta_4 = \vartheta_6 \quad (2.22)$$

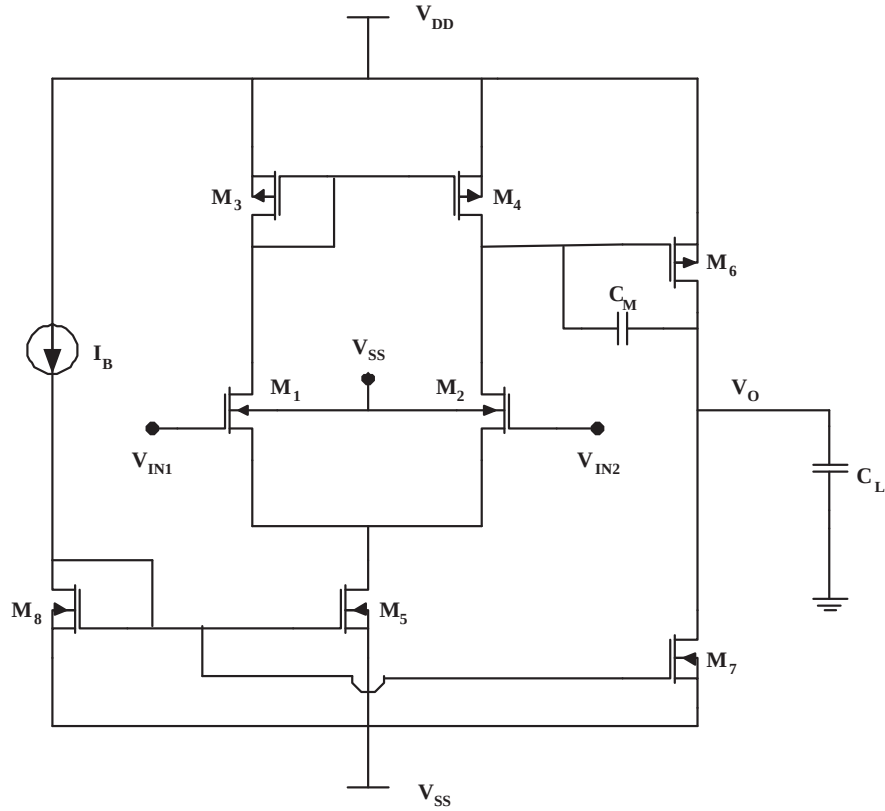


Figura 2.3: Arquitetura do OTA Miller com dispositivos canal N no par diferencial

2.2.2 Parâmetros de Projeto

A orientação do projeto é fornecida por parâmetros que caracterizam o desempenho e o comportamento do amplificador. A obtenção de alguns destes parâmetros requer a análise de pequenos sinais em baixas e médias frequências. A substituição dos transistores pelo modelo quasi-estático da fig.2.2 conduz ao circuito ilustrado na fig.2.4, desprezando-se as capacitâncias intrínsecas C_{bd} e C_{gd} na saturação e omitindo-se as capacitâncias extrínsecas de cada transistor.

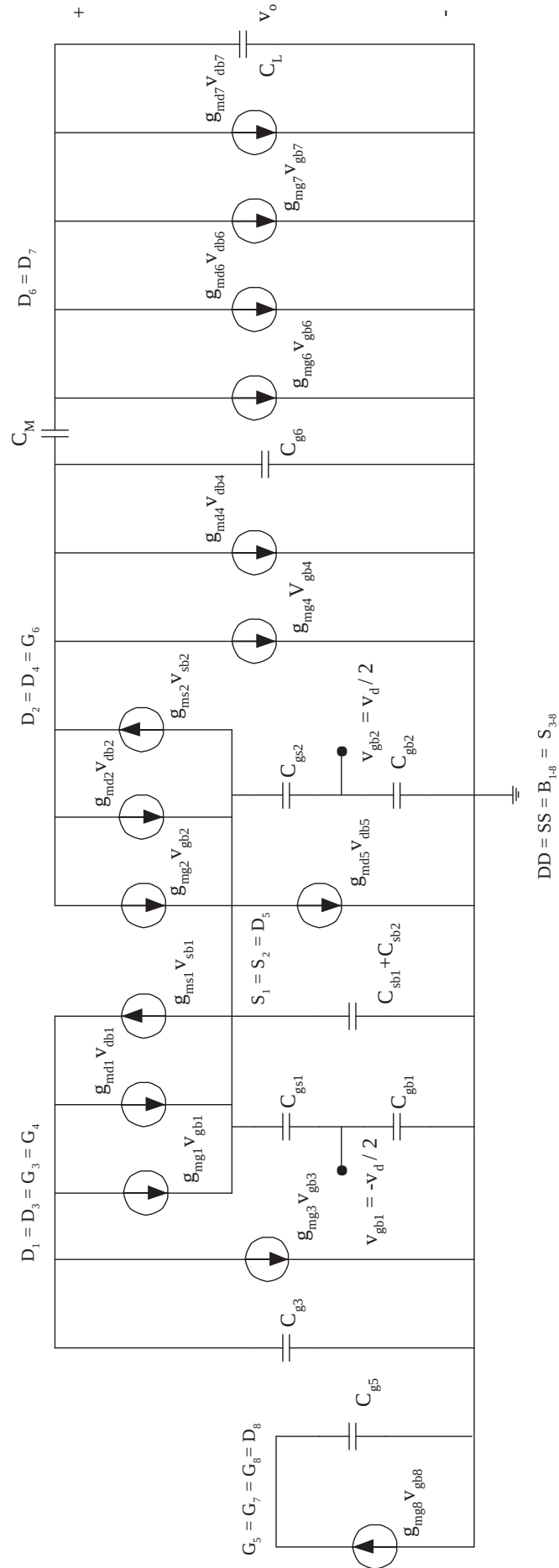


Figura 2.4: Circuito para análise de pequenos sinais do OTA Miller

O ganho diferencial de malha aberta do amplificador no domínio da frequência é determinado (Apêndice A) pela expressão (2.23), onde foi assumida a presença de um pólo dominante e transcondutâncias de dreno muito inferiores às transcondutâncias de porta, resultando na presença de dois zeros, sendo um de fase não mínima, e três pólos.

$$A_d(s) = \frac{v_o}{v_d} = A_{d0} \frac{\left(1 - \frac{s}{w_{z1}}\right) \left(1 + \frac{s}{w_{z2}}\right)}{\left(1 + \frac{s}{w_{p1}}\right) \left(1 + \frac{s}{w_{p2}}\right) \left(1 + \frac{s}{w_{p3}}\right)} \quad (2.23)$$

As frequências angulares dos pólos e zeros e o ganho diferencial de malha aberta em baixas frequências são determinados pelas expressões (2.24)-(2.29).

$$w_{p1} = \frac{(g_{md6} + g_{md7})(g_{md1} + g_{md3})}{g_{mg6}C_M} \quad (2.24)$$

$$w_{p2} = \frac{g_{mg6}C_M}{(C_L C_{g6} + C_L C_M + C_{g6}C_M)} \quad (2.25)$$

$$w_{p3} = \frac{g_{mg3}}{C_{g3}} \quad (2.26)$$

$$w_{z1} = \frac{g_{mg6}}{C_M} \quad (2.27)$$

$$w_{z2} = \frac{2g_{mg3}}{C_{g3}} = 2w_{p3} \quad (2.28)$$

$$A_{d0} = \frac{g_{mg1}g_{mg6}}{(g_{md6} + g_{md7})(g_{md1} + g_{md3})} \quad (2.29)$$

As capacitâncias C_{g6} e C_{g3} presentes nas expressões (2.25), (2.26) e (2.28) representam uma associação das capacitâncias conectadas ao terminal de porta dos transistores M_6 e M_4 , respectivamente:

$$C_{g6} = C_{gs6} + C_{gb6} \quad (2.30)$$

$$C_{g3} = C_{gs3} + C_{gb3} + C_{gs4} + C_{gb4} = 2(C_{gs3} + C_{gb3}) \quad (2.31)$$

A comparação das ordens de grandeza usuais dos parâmetros envolvidos na determinação dos pólos permite estabelecer w_{p1} como dominante.

Para mensurar o grau de estabilidade do amplificador em configurações realimentadas utiliza-se a margem de fase do amplificador (PM) que, na severa condição de ganho unitário da malha de realimentação, representa o quanto a fase do ganho diferencial de malha aberta avaliado na frequência de ganho unitário distancia-se de 180° . Assumindo que na frequência de ganho unitário o pólo dominante contribui em aproximadamente 90° na fase do ganho diferencial de malha aberta, obtém-se a expressão:

$$PM = 90^\circ + \text{tg}^{-1} \left(\frac{w_{0dB}}{w_{z2}} \right) - \text{tg}^{-1} \left(\frac{w_{0dB}}{w_{z1}} \right) - \text{tg}^{-1} \left(\frac{w_{0dB}}{w_{p2}} \right) - \text{tg}^{-1} \left(\frac{w_{0dB}}{w_{p3}} \right) \quad (2.32)$$

A frequência de ganho unitário (w_{0dB}), na presença de um pólo dominante, pode ser aproximada pelo produto ganho-largura de faixa. Utilizando as expressões (2.24) e (2.29), chega-se a:

$$w_{0dB} \simeq GBW = A_{do} w_{p1} = \frac{g_m g_2}{C_M} \quad (2.33)$$

O amplificador apresenta ainda como comportamento não ideal uma taxa de variação do sinal de saída no tempo limitada. O seu valor máximo, denominado de taxa de rampa (SR), é extraído pela condição mais restritiva da razão entre a corrente de polarização e capacitância, segundo a expressão:

$$SR = \min \left(\frac{I_{D5}}{C_M}, \frac{I_{D7}}{C_L} \right) \quad (2.34)$$

A influência da amplificação de sinais de modo comum é avaliada pela taxa de rejeição

de modo comum (CMRR), definida como a razão entre o ganho diferencial e o ganho de modo comum. A análise do circuito da fig.2.4 para sinais de modo comum, ou seja, através da substituição dos sinais diferenciais à entrada por sinais de tensão iguais v_{cm} , possibilita determinar o ganho de modo comum, e conseqüentemente a expressão da $CMRR$ em baixas frequências:

$$CMRR_0 = \frac{2g_{mg3}g_{ms1}}{g_{md1}g_{md5}} \quad (2.35)$$

2.3 Problema de Otimização

O dimensionamento dos transistores e do capacitor de compensação na estrutura do OTA Miller deve atender a requisitos diversos, sendo alguns destes caracterizados pelos parâmetros de desempenho definidos na seção 2.2.2. Esta etapa de projeto pode ser codificada em um problema de otimização representado genericamente por (2.36), no qual se estabelece como objetivo a minimização ou a maximização de alguma característica ou desempenho. As restrições sobre as demais delimitam o espaço de trabalho.

$$\begin{aligned} &\text{minimize } f_o(x) \\ &\text{sujeito à } g_j(x) \leq 0, \quad j = 1, \dots, m \\ &\quad x_{imin} \leq x_i \leq x_{imax}, \quad i = 1, \dots, n \end{aligned} \quad (2.36)$$

Definem-se como variáveis de projeto o comprimento efetivo de canal em cada transistor, as correntes de polarização e espelhamento, a razão transcondutância-corrente normalizada em cada transistor, e a capacitância de compensação. O espelhamento de corrente desempenhado pelos transistores M_5 , M_7 e M_8 impõem uma igualdade entre

as razões transcondutância-corrente normalizadas dos mesmos ($\vartheta_5 = \vartheta_7 = \vartheta_8$). Este fato somado as premissas adotadas na seção 2.2.1 reduzem o vetor de variáveis à treze componentes:

$$\mathbf{x} = [L_1, L_3, L_5, L_6, L_7, L_8, \vartheta_1, \vartheta_3, \vartheta_5, I_{D5}, I_{D7}, I_B, C_M] \quad (2.37)$$

Esta composição de variáveis de projeto possibilita determinar o comportamento elétrico e a geometria dos transistores apresentados na fig.2.3, uma vez que a largura efetiva do canal de cada transistor pode ser determinada pela combinação das equações (2.12) e (2.3), resultando:

$$W_i = \frac{1}{I_{SQi}} \frac{\vartheta_i^2}{1 - 2\vartheta_i} L_i I_{Di} \quad i = 1, \dots, 8 \quad (2.38)$$

I_{SQ} denota o valor de I_S para um transistor quadrado.

2.3.1 Função Objetivo

Os princípios que norteiam o desenvolvimento do projeto baseiam-se na redução da potência consumida (P_c) e área de silício requerida para integração. Uma estratégia simples para atingir uma solução de compromisso entre estes princípios consiste em estabelecer a função objetivo a ser minimizada como uma soma ponderada entre os mesmos, considerando-se a área de silício diretamente proporcional à área ativa [21]:

$$f_o = w_P P_c + w_A \left(\sum_{k=1}^8 W_k L_k + A_{CM} \right) \quad (2.39)$$

Em (2.39), A_{CM} designa a área ocupada pelo capacitor de compensação, w_A e w_P são

pesos arbitrários. A análise da arquitetura apresentada na fig.2.3 permite determinar o equacionamento da função objetivo nas variáveis de projeto estabelecidas com o auxílio da tabela 2.2:

$$f_o = w_P(V_{DD} - V_{SS})(I_{D5} + I_{D7} + I_B) +$$

$$w_A \left[\frac{I_{D5}L_1^2\vartheta_1^2}{I_{SQN}(1 - 2\vartheta_1)} + \frac{(I_{D5}L_3^2 + I_{D7}L_6^2)\vartheta_3^2}{I_{SQP}(1 - 2\vartheta_3)} + \frac{(I_{D5}L_5^2 + I_{D7}L_7^2 + I_B L_8^2)\vartheta_5^2}{I_{SQN}(1 - 2\vartheta_5)} + \frac{C_M}{C'_{ox}} \right] \quad (2.40)$$

A seleção dos pesos w_A e w_P baseia-se no critério de importância relativa adotado para cada um dos objetivos a serem atingidos.

2.3.2 Espaço de Busca

O espaço de busca no projeto é delimitado por restrições sobre a geometria dos transistores, restrições na operação dos mesmos e no desempenho do amplificador.

Os processos tecnológicos de fabricação e as regras de “layout” impõem limites sobre a geometria do dispositivo, usualmente definindo valores máximos e mínimos para a largura e o comprimento efetivos do canal.

$$W_{min} \leq W_i \leq W_{max} \quad (2.41)$$

$$L_{min} \leq L_i \leq L_{max}, \quad i = 1, \dots, 8$$

O comprimento efetivo de canal de cada transistor faz parte do vetor de variáveis do problema de otimização, inserindo-se de forma imediata na representação padrão adotada em (2.36). As inequações sobre a largura efetiva do canal segundo (2.41), com o auxílio

de (2.38), são reescritas em termos das variáveis de projeto como:

$$\begin{aligned} \frac{\vartheta_i^2}{1 - 2\vartheta_i} L_i I_{Di} &\leq I_{SQi} W_{max} \\ \frac{\vartheta_i^2}{1 - 2\vartheta_i} L_i I_{Di} &\geq I_{SQi} W_{min}, \quad i = 1, \dots, 8 \end{aligned} \quad (2.42)$$

Os transistores devem operar na região de saturação, de forma a proporcionar ganhos aproximadamente constantes e elevados para o amplificador. Esta limitação é obtida comparando-se as tensões dreno-substrato em cada transistor com um valor de referência:

$$V_{DBi} \geq V_{DBSATi}, \quad i = 1, \dots, 8 \quad (2.43)$$

A máxima excursão do sinal na saída e a máxima faixa de modo comum são obtidas na fronteira da região de saturação de alguns transistores. Relacionando-se estes requisitos de projeto com as tensões V_{DBi} pela análise circuital da fig.2.3, as restrições provenientes da inequação (2.43) podem ser reescritas em termos das variáveis de projeto, conforme resumido na tabela 2.3, resultando em limitações sob o grau de inversão dos transistores. Os transistores M_3 e M_8 encontram-se sempre em saturação devido à conexão diodo.

As restrições de desempenho originam-se de parâmetros apresentados na seção 2.2.2, que caracterizam o comportamento do amplificador sob diversos aspectos, e que devem contemplar os requisitos de projeto. A estas restrições somam-se aquelas provenientes de aproximações adotadas para determinação da margem de fase do amplificador.

Tabela 2.3: Restrições de operação dos transistores

TRANSISTOR	INEQUAÇÃO
M ₁ , M ₂	$\frac{n}{\vartheta_4} + n \ln \left(\frac{1}{\vartheta_4} - 2 \right) - \ln \left(\frac{1}{\vartheta_2} - 2 \right) \leq 3n - 5 + \frac{nV_{DD} - (n-1)V_{SS} - V_{INmax} + nV_{T0P} + V_{T0N}}{n\phi_t} \quad (2.44)$
M ₄	$\frac{1-n}{\vartheta_4} - n \ln \left(\frac{1}{\vartheta_4} - 2 \right) \leq -\frac{V_{T0P}}{\phi_t} - 2 - 3n \quad (2.45)$
M ₅	$\frac{1}{\vartheta_5} + \frac{1}{\vartheta_2} + \ln \left(\frac{1}{\vartheta_2} - 2 \right) \leq \frac{V_{INmin} - V_{SS} - V_{T0N}}{n\phi_t} + 1 \quad (2.46)$
M ₆	$\vartheta_2 \geq \frac{1}{\frac{V_{DD} - V_{OUTmax}}{\phi_t} - 2} \quad (2.47)$
M ₇	$\vartheta_5 \geq \frac{1}{\frac{V_{OUTmin} - V_{SS}}{\phi_t} - 2} \quad (2.48)$

Um dos objetivos do projeto consiste em atingir um produto ganho-largura de faixa mínimo para o amplificador ($GBW \geq GBW_{ESP}$). Utilizando a equação (2.33) e a tabela 2.2, a restrição referente ao produto ganho-largura de faixa é estabelecida como:

$$\frac{I_{D5}\vartheta_1}{C_M} \geq n \phi_t GBW_{ESP} \quad (2.49)$$

Para garantir uma taxa de rampa mínima para o amplificador ($SR \geq SR_{ESP}$), segundo a definição do parâmetro em (2.34), são impostas duas restrições:

$$\begin{aligned} \frac{I_{D5}}{C_M} &\geq SR_{ESP} \\ I_{D7} &\leq C_L SR_{ESP} \end{aligned} \quad (2.50)$$

A margem de fase está limitada a um valor mínimo especificado para o projeto ($PM \geq$

PM_{ESP}). Aproximando a frequência de ganho unitário pelo produto ganho-largura de faixa, determina-se a restrição associada à margem de fase em função das variáveis de projeto como:

$$\begin{aligned} & \text{tg}^{-1}\left(\frac{C'_{ox}}{4I_{SQ3}} \frac{I_{D5} L_4^2 \vartheta_1}{C_M} \frac{(3\vartheta_3 - 2\vartheta_3^2 - 4\vartheta_3^3)}{1 - 2\vartheta_3}\right) - \text{tg}^{-1}\left(\frac{C_L}{2} \frac{I_{D5}\vartheta_1}{C_M I_{D7}\vartheta_3}\right) - \dots \\ & \text{tg}^{-1}\left(\frac{C'_{ox}}{2I_{SQ3}} \frac{I_{D5} L_4^2 \vartheta_1}{C_M} \frac{(3\vartheta_3 - 2\vartheta_3^2 - 4\vartheta_3^3)}{1 - 2\vartheta_3}\right) - \text{tg}^{-1}\left(\frac{1}{2} \frac{I_{D5}\vartheta_1}{I_{D7}\vartheta_3}\right) \geq PM_{ESP} - \frac{\pi}{2} \quad (2.51) \end{aligned}$$

No intuito de garantir a aproximação da margem de fase, recomenda-se o posicionamento dos zeros e pólos não dominantes em frequências muito superiores à de ganho unitário w_{0dB} . Usando um fator arbitrário de cinco vezes ($w_{z1} \geq 5w_{0dB}$, $w_{p2} \geq 5w_{0dB}$, $w_{p3} \geq 5w_{0dB}$), obtém-se as seguintes restrições:

$$\begin{aligned} & \frac{I_{D5}\vartheta_1}{I_{D7}\vartheta_3} \leq \frac{2}{5} \\ & \frac{I_{D5}\vartheta_1}{I_{D7}\vartheta_3} \frac{1}{C_M} \left[C_L + \left(\frac{C'_{ox}}{2I_{SQ6}} I_{D7} L_6^2 \frac{\vartheta_3^2(3 - 2\vartheta_3 - 4\vartheta_3^2)}{1 - 2\vartheta_3} \right) \left(1 + \frac{C_L}{C_M} \right) \right] \leq \frac{2}{5} \quad (2.52) \end{aligned}$$

$$\frac{I_{D5}^2}{I_{D7}} \frac{L_4^2}{C_M} \frac{\vartheta_1(3\vartheta_3 - 2\vartheta_3^2 - 4\vartheta_3^3)}{1 - 2\vartheta_3} \leq \frac{8I_{SQ3}}{5C'_{ox}}$$

O ganho diferencial de malha aberta deve ser superior ou igual a um valor mínimo especificado para o projeto ($A_{d0} \geq A_{d0ESP}$), resultando:

$$\frac{\vartheta_1\vartheta_3}{(V_{AMIN1}^{-1} + V_{AMIN3}^{-1})(V_{AMIN6}^{-1} + V_{AMIN7}^{-1})} \geq \frac{n^2\phi_t^2}{4} A_{d0ESP} \quad (2.53)$$

A razão de rejeição de modo comum em baixas frequências está limitada a um valor

mínimo aceitável para o projeto ($CMRR_0 \geq CMRR_{0ESP}$), definindo:

$$\vartheta_1 \vartheta_3 V_{AMIN1} V_{AMIN5} \geq \frac{n\phi_t^2}{4} CMRR_{0ESP} \quad (2.54)$$

Em (2.53) e (2.54), V_{AMIN} é função do comprimento efetivo de canal do transistor em questão segundo a equação (2.21).

2.4 Método Numérico

O projeto do amplificador de transcondutância Miller, conforme desenvolvido na seção 2.3, apresenta-se sob a forma de um problema de otimização não linear com restrições funcionais não-lineares de desigualdade, definido em um conjunto domínio restrito das variáveis.

Em virtude do grande número de variáveis e restrições envolvidas, convém aplicar métodos numéricos à resolução da proposta formulada. Em programação não linear, a eficiência de cada método está associada às características específicas do problema, como o número de variáveis, o número de restrições e o tipo de funções envolvidas. Entre os diversos algoritmos existentes na literatura que se propõem a solucionar o problema de otimização não linear restrito, a programação quadrática recursiva é amplamente considerada entre os melhores na classe dos métodos diretos [8].

2.4.1 Programação Quadrática Recursiva

O problema de minimização de uma função objetivo $f(\cdot)$ definida de $\mathbb{R}^n$ em $\mathbb{R}$ no espaço de busca S contido em $\mathbb{R}^n$, consiste em encontrar um ponto x^* que satisfaça a condição:

$$f(x^*) \leq f(x), \quad \forall x \in S$$

Consideremos uma simplificação na representação do problema formulado em (2.36), no qual as restrições do conjunto domínio ($x_{min} \leq x \leq x_{max}$) são reescritas de forma a serem incluídas nas restrições funcionais ($g_j(x)$) que definem o espaço de busca S :

$$\begin{aligned} &\text{minimize} \quad f(x) \\ &\text{sujeito à} \quad g_j(x) \leq 0, \quad j = 1, \dots, p \end{aligned} \tag{2.55}$$

Em um ponto $x^* \in S$, diz-se que a restrição $g_j(x^*)$ está ativa quando $g_j(x^*) = 0$, e que a restrição está inativa quando $g_j(x^*) < 0$. Denota-se o conjunto de restrições ativas por $J(x^*) = \{j \mid g_j(x^*) = 0\}$.

Definição 2.1 Classifica-se o ponto x^* como um *ponto regular* das restrições do problema (2.55) se os vetores gradientes $\nabla g_j(x^*) \mid j \in J(x^*)$ são linearmente independentes.

Associado ao problema (2.55), define-se a função lagrangiano a partir das restrições através de:

$$l(x, \mu) = f(x) + \mu^T G(x) \tag{2.56}$$

$G(x)$ e μ representam, respectivamente, um vetor coluna de restrições funcionais $g_j(x)$ e um vetor coluna de constantes μ_j , ambos contidos no espaço $\mathbb{R}^p$.

Distinguem-se dois pontos na investigação da solução do problema (2.55): pontos de

mínimo local e pontos de mínimo global.

Definição 2.2 Um ponto $x \in S$ é dito um *ponto de mínimo local* de f sobre S se existe um $\zeta > 0$ tal que $f(x) \geq f(x^*)$ para todo $x \in S$, dentro de uma vizinhança ζ de x^* , ou seja, $|x - x^*| < \zeta$. Se $f(x) > f(x^*)$ para todo $x \in S \mid x \neq x^*$, dentro de uma vizinhança ζ de x^* , então x é um *ponto de mínimo local estrito* de f sobre S .

Definição 2.3 Um ponto $x \in S$ é dito um *ponto de mínimo global* de f sobre S se $f(x) \geq f(x^*)$ para todo $x \in S$. Se $f(x) > f(x^*)$ para todo $x \in S \mid x \neq x^*$, então x é um *ponto de mínimo global estrito* de f sobre S .

Em problemas convexos, todo ponto de mínimo local é também um ponto de mínimo global [8].

A programação quadrática recursiva está fundamentada nas condições de Kuhn-Tucker estabelecidas para o problema de otimização restrito. Consistindo em condições necessárias à solução do problema, as condições de Kuhn-Tucker são definidas em relação à (2.55) como:

Definição 2.4 Se x^* é um mínimo local do problema (2.55), e ainda um ponto regular das restrições, então existe um vetor $\mu^* \in \mathbb{R}^p$, com $\mu^* \geq 0$ de forma que:

$$\begin{aligned} \nabla f(x^*) + \nabla G(x^*)\mu^* &= 0 \\ \mu^{*T}G(x^*) &= 0 \end{aligned} \tag{2.57}$$

Denominam-se as constantes do vetor coluna μ^* de multiplicadores de Lagrange associados a solução x^* do problema de otimização (2.55).

Definem-se ainda condições necessárias a solução do problema relativas às derivadas de segunda ordem, também denominadas de condições de segunda ordem:

Definição 2.5 Se x^* é um mínimo local do problema (2.55), onde $f(\cdot)$ e o vetor $G(\cdot)$ são funções derivadas de segunda ordem contínuas (C^2), e ainda um ponto regular das restrições, então existe um vetor $\mu^* \in \Re^p$, com $\mu^* \geq 0$, que atende as condições de Kuhn-Tucker, de forma que a hessiana da função lagrangiano (2.56) seja semidefinida positiva no subespaço tangente das restrições ativas em x^* .

As condições de Kuhn-Tucker, também conhecidas como condições de primeira ordem, podem ser resumidas por:

$$\begin{aligned}
 \nabla_x l(x, \mu) &= 0 \\
 \mu^T G(x) &= 0 \\
 G(x) &\leq 0 \\
 \mu &\geq 0
 \end{aligned} \tag{2.58}$$

No intuito de se obter uma solução às equações presentes em (2.58), realiza-se uma aproximação de primeira ordem sobre as mesmas com relação as variáveis (x, μ) , em torno de um ponto (x_k, μ_k) , estabelecendo um procedimento iterativo no qual um novo ponto (x_{k+1}, μ_{k+1}) é determinado a partir da solução de:

$$\begin{aligned}
 \nabla_x l(x_k, \mu_k) + L(x_k, \mu_k) \mathbf{d} + \nabla G(x_k) \mathbf{y} &= 0 \\
 \mu_k^T [G(x_k) + \nabla G(x_k)^T \mathbf{d}] + \mathbf{y}^T G(x_k) &= 0 \\
 G(x_k) + \nabla G(x_k)^T \mathbf{d} &\leq 0 \\
 \mu &\geq 0
 \end{aligned} \tag{2.59}$$

onde $x_{k+1} = x_k + \mathbf{d}$, $\mu_{k+1} = \mu_k + \mathbf{y}$, e $L(x_k, \mu_k)$ representa a hessiana da função lagrangiano.

Somando-se o termo $\nabla G(x_k) \mu_k$ à primeira equação e utilizando a definição $\mu_{k+1} = \mu_k + \mathbf{y}$, seguida de uma aproximação na segunda equação, (2.59) pode ser reescrita no

formato:

$$\begin{aligned}
L(x_k, \mu_k) \mathbf{d} + \nabla G(x_k) \boldsymbol{\mu}_{k+1} + \nabla f(x_k) &= 0 \\
\boldsymbol{\mu}_{k+1}^T [G(x_k) + \nabla G(x_k)^T \mathbf{d}] &= 0 \\
G(x_k) + \nabla G(x_k)^T \mathbf{d} &\leq 0 \\
\mu &\geq 0
\end{aligned} \tag{2.60}$$

A solução do problema (2.60) coincide com as condições de Kuhn-Tucker de um problema quadrático na variável $\mathbf{d}$ conforme:

$$\begin{aligned}
&\text{minimize} \quad \frac{1}{2} \mathbf{d}^T L(x_k, \mu_k) \mathbf{d} + \nabla f(x_k)^T \mathbf{d} \\
&\text{sujeito à} \quad G(x_k) + \nabla G(x_k)^T \mathbf{d} \leq 0
\end{aligned} \tag{2.61}$$

onde μ_{k+1} em (2.60) representa os multiplicadores de lagrange associados a solução do problema quadrático, aqui denominados de μ_k^Q .

Isto indica que o problema original (2.55) pode ser resolvido através de sucessivas programações quadráticas.

De forma a garantir um problema convexo para (2.61) e demandar um menor custo computacional, a hessiana do lagrangiano $L(x_k, \mu_k)$ é aproximada por uma matriz definida positiva B_k calculada segundo o método BFGS, enquadrado na classe dos métodos de Newton modificados. Segundo este método, a atualização da matriz B é realizada obedecendo ao algoritmo:

$$\begin{aligned}
B_{k+1} &= B_k + \frac{q_k q_k^T}{q_k^T p_k} - \frac{B_k^T B_k}{p_k^T B_k p_k}, \quad \text{onde} \\
p_k &= x_{k+1} - x_k \\
q_k &= \nabla_x l(x_{k+1}, \mu_{k+1}) - \nabla_x l(x_k, \mu_{k+1})
\end{aligned} \tag{2.62}$$

O algoritmo descrito em (2.62) proporciona uma matriz B definida positiva iniciando-

se com uma matriz definida positiva e mantendo o termo $q_k^T p_k$ positivo. O problema quadrático assume, portanto, o formato:

$$\begin{aligned} & \text{minimize} \quad \frac{1}{2} \mathbf{d}^T B_k \mathbf{d} + \nabla f(x_k)^T \mathbf{d} \\ & \text{sujeito à} \quad G(x_k) + \nabla G(x_k)^T \mathbf{d} \leq 0 \end{aligned} \quad (2.63)$$

A solução d_k para (2.63) é obtida utilizando-se o método dos conjuntos ativos, definindo a iteração da programação quadrática recursiva como:

$$x_{k+1} = x_k + \alpha_k d_k \quad (2.64)$$

O tamanho do passo α_k presente em (2.64) é determinado a partir de uma busca unidimensional de forma a produzir um decréscimo suficiente em uma função de mérito $P(x)$ definida como uma função penalidade segundo:

$$\begin{aligned} P(x) &= f(x) + \sum_{j=1}^p r_j \max \{0, g_j(x)\}, \quad \text{onde} \\ r_j &= (r_{k+1})_j = \max_j \left\{ \mu_j, \frac{1}{2} ((r_k)_j + (\mu_k^Q)_j) \right\}, \quad j = 1, \dots, p \end{aligned} \quad (2.65)$$

O valor inicial para $(r_k)_j$ em (2.65) está definido como:

$$(r_k)_j = \frac{\|\nabla f(x_k)\|}{\|\nabla g_j(x_k)\|}, \quad j = 1, \dots, p \quad (2.66)$$

onde $\| \quad \|$ representa a norma do vetor.

A função penalidade $P(x)$ definida segundo (2.65), onde a cada iteração o fator de penalidade é maior que a respectiva estimativa do multiplicador de lagrange associado $((r_k)_j \leq (\mu_k^Q)_j)$, confere uma convergência global ao algoritmo da programação quadrática

recursiva [8] definida nesta seção, onde cada ponto limite da sequência originada pela iteração (2.64) satisfaz às condições de primeira ordem (2.58) do problema (2.55).

A ferramenta computacional desenvolvida no ambiente MATLAB emprega a programação quadrática recursiva implementada na toolbox de otimização, cujos procedimentos algorítmicos descritos nesta seção podem ser agrupados como:

1. Início

Escolhe-se ponto inicial de busca x_0

Seleciona matriz definida positiva qualquer B_0

Vai para passo 3

2. Atualiza aproximação da matriz hessiana da função lagrangiano B_k

Executa operações indicadas em (2.62)

3. Obtém direção de busca d_k

Solução da equação (2.63)

4. Determina passo ótimo α_k para atualização da busca

$\min f(x_k + \alpha d_k)$

5. Atualiza o vetor solução x_{k+1}

$x_{k+1} = x_k + \alpha_k d_k$

6. Testa convergência para solução

Se $\|\nabla_x l(x)\| < \varepsilon_1$ e $\|x_{k+1} - x_k\| < \varepsilon_2$

Vai para passo 7

Se não

Vai para passo 2

7. Fim: apresenta solução x_{k+1}

O fluxograma apresentado na figura 2.5 resume os principais procedimentos adotados pelo algoritmo.

2.4.2 Escalamento de Variáveis

Os valores numéricos usuais das variáveis associados ao problema físico impõem a necessidade de realizar um escalamento simples de forma a proporcionar uma estrutura bem

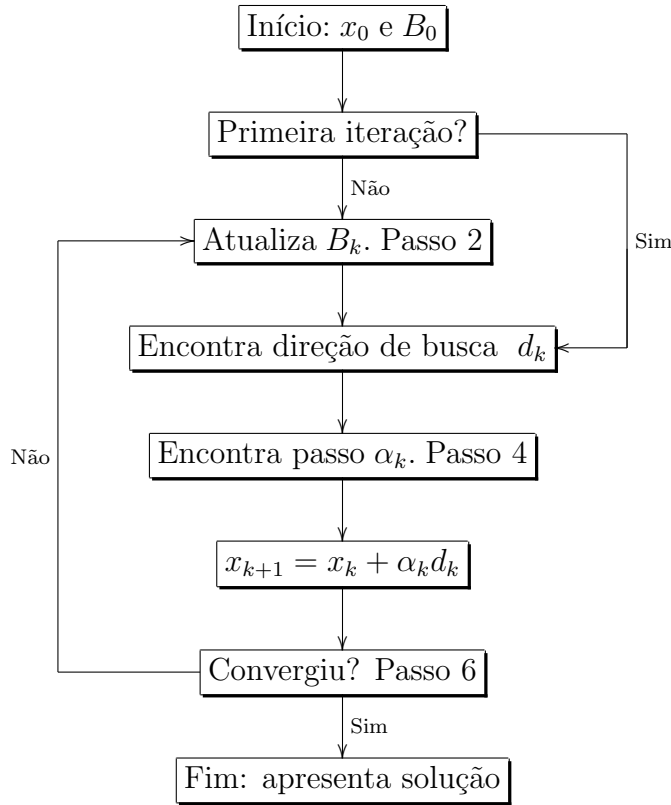


Figura 2.5: Fluxograma do algoritmo da programação quadrática recursiva

condicionada para os termos envolvendo derivadas e hessianas, melhorando o desempenho dos métodos numéricos. Assumindo um vetor de variáveis $x \in \Re^n$, define-se um novo vetor de variáveis $z \in \Re^n$ tal que $Tz = x$, onde T é uma matriz não singular de dimensão $(n \times n)$. Desta forma, encontrar uma solução x^* que minimize $f(x)$ equivale a encontrar uma solução z^* que minimize $h(z) = f(Tz)$. Com o problema de otimização estabelecido na variável z , os gradientes e hessianas alteram-se conforme:

$$\begin{aligned}\nabla_z h(z) &= \nabla_x f(x) T \\ \nabla_z^2 h(z) &= T^T \nabla_x^2 f(x) T\end{aligned}\tag{2.67}$$

O gradiente e a hessiana da função lagrangiano são alterados de forma similar à (2.67).

Assumindo para o problema definido na seção 2.3 que os comprimentos estejam na

escala de μm , as razões transcondutância-corrente normalizadas estejam multiplicadas por um fator de 100, as correntes estejam em uma escala de μA e a capacitância de compensação em uma escala de pF, obtém-se a matriz de escalonamento T como uma matriz diagonal cujos elementos são fornecidos por:

$$\begin{aligned} T(j, j) &= 10^{-6}, & j &= 1, \dots, 6, 10, \dots, 12 \\ T(j, j) &= 10^{-2}, & j &= 7, \dots, 9 \\ T(13, 13) &= 10^{-12} \end{aligned} \tag{2.68}$$

2.4.3 Normalização das Restrições

As restrições desenvolvidas na seção 2.2.2 apresentam-se na forma:

$$D(x) \geq D_{CTE} \tag{2.69}$$

onde $D(x)$ representa uma função do vetor de variáveis usualmente associada a uma característica ou parâmetro de desempenho, D_{CTE} é uma constante que pode estar associada ao valor especificado para o projeto.

No intuito de evitar problemas numéricos na implementação de algoritmos uniformizando as distâncias do ponto de projeto em relação às fronteiras estabelecidas pelas diversas restrições, utiliza-se uma normalização em (2.69) e manipula-se a inequação para se adequar à representação (2.55), resultando:

$$g(x) = \frac{D_{CTE} - D(x)}{|D_{CTE}|} \leq 0 \tag{2.70}$$

Uma manipulação similar é empregada para desigualdade contrária à (2.69).

Capítulo 3

Exemplos de Projeto

3.1 Introdução

Neste capítulo são apresentadas análises sob diferentes aspectos envolvendo conjuntos de exemplos de projetos originados da metodologia proposta. Os exemplos de projeto são verificados com simulações através do software SMASH [12].

Ao longo deste capítulo as análises e comparações serão efetuadas tomando-se por base dois exemplos de projeto gerados para um mesmo conjunto de especificações, utilizando tecnologias similares, porém de parâmetros distintos. As correspondentes simulações foram efetuadas aplicando o modelo ACM e o modelo BSIM3v3.

Com base em resultados obtidos para variações na especificação do ganho de malha aberta, do produto ganho-largura de faixa, da taxa de rampa, da razão de rejeição de modo comum, da excursão na saída, da faixa de modo comum e da margem de fase, são extraídas diretrizes para o projeto do OTA Miller.

Mediante restrições impostas sobre os coeficientes de inversão, compara-se as soluções de projeto obtidas pela ferramenta nos diferentes regimes de inversão dos transistores.

Um exemplos de comparação com outras ferramenta de projeto presentes na literatura é gerado no intuito de analisar as diferenças resultante da metodologia proposta neste trabalho.

3.2 Exemplos de Referência

Os exemplos 1 e 2 apresentados nesta seção foram gerados minimizando-se a soma ponderada entre a área e potência consumida, adotando como pesos $w_A = 10^{-3}\mu\text{m}^{-2}$ e $w_P = 10^{-3}\mu\text{W}^{-1}$. Foram assumidos ainda uma tensão de alimentação simétrica de $V_{DD} = -V_{SS} = 2.5\text{V}$, uma capacitância de carga (C_L) de 3pF e um valor típico para n de 4/3. O ponto ótimo foi obtido partindo-se de diferentes pontos iniciais de busca, selecionados de forma aleatória ou seguindo combinações entre valores extremos das variáveis no interior e nas vizinhanças do espaço de projeto permitido.

O exemplo 1 utiliza parâmetros do modelo ACM para uma tecnologia CMOS de comprimento mínimo $0.7\mu\text{m}$ especificados na referência [11]. Na tabela 3.1 está apresentado o conjunto de especificações de projeto do exemplo 1, o desempenho previsto pela ferramenta desenvolvida e o resultado de simulação utilizando o modelo ACM. Excetuando-se o ganho diferencial de malha aberta e a razão de rejeição de modo comum para os quais a ferramenta utiliza valores conservativos, os parâmetros simulados e os previstos pela ferramenta se aproximam dentro de uma tolerância considerada satisfatória. O ponto de projeto otimizado referente ao exemplo 1 está indicado na tabela 3.2, onde constata-se a operação dos transistores em regime de inversão moderada.

A simulação da resposta em frequência do exemplo 1 encontra-se ilustrada na figura (3.1), que permite à visualização de algumas características de desempenho, como o ganho em baixas frequências, a margem de fase e o produto ganho-largura de faixa.

Tabela 3.1: Especificações e desempenho do exemplo 1 de referência

DESEMPENHO	ESP.	PREVISTO	SIMULADO
Ganho de malha aberta (dB)	60	67.1	75.0
Produto ganho-largura de faixa (MHz)	10	10.0	9.4
Slew rate (V/ μ s)	10	10.0	9.9
Margem de fase ($^{\circ}$)	60	77.4	77.7
Razão de rejeição de modo comum (dB)	60	90.0	98.8
EXCURSÃO		ESP.	SIMULADO
Tensão máxima de saída (V)		>2.0	>2.4
Tensão mínima de saída (V)		<-2.0	<-2.2
Tensão máxima de modo comum (V)		>1.0	>2.4
Tensão mínima de modo comum (V)		<-1.0	<-2.2
FUNÇÃO OBJETIVO		PREVISTO	SIMULADO
Área ativa (μm^2)		265.2	-
Potência Consumida (μW)		488.5	545.8

Tabela 3.2: Ponto de projeto do exemplo 1 de referência

VARIÁVEL	VALOR	RAZÃO DE ASPECTO	VALOR
ϑ_1	0.216	W_1/L_1 (μm / μm)	1.85 / 0.70
ϑ_3	0.237	W_3/L_3 (μm / μm)	2.39 / 0.70
		W_6/L_6 (μm / μm)	123.34 / 0.70
ϑ_5	0.092	W_5/L_5 (μm / μm)	1.20 / 1.81
		W_7/L_7 (μm / μm)	12.01 / 0.70
		W_8/L_8 (μm / μm)	1.20 / 5.20
I_{D5} (μA)	3.59		
I_{D7} (μA)	92.87		
I_B (μA)	1.25		
C_M (pF)	0.36		

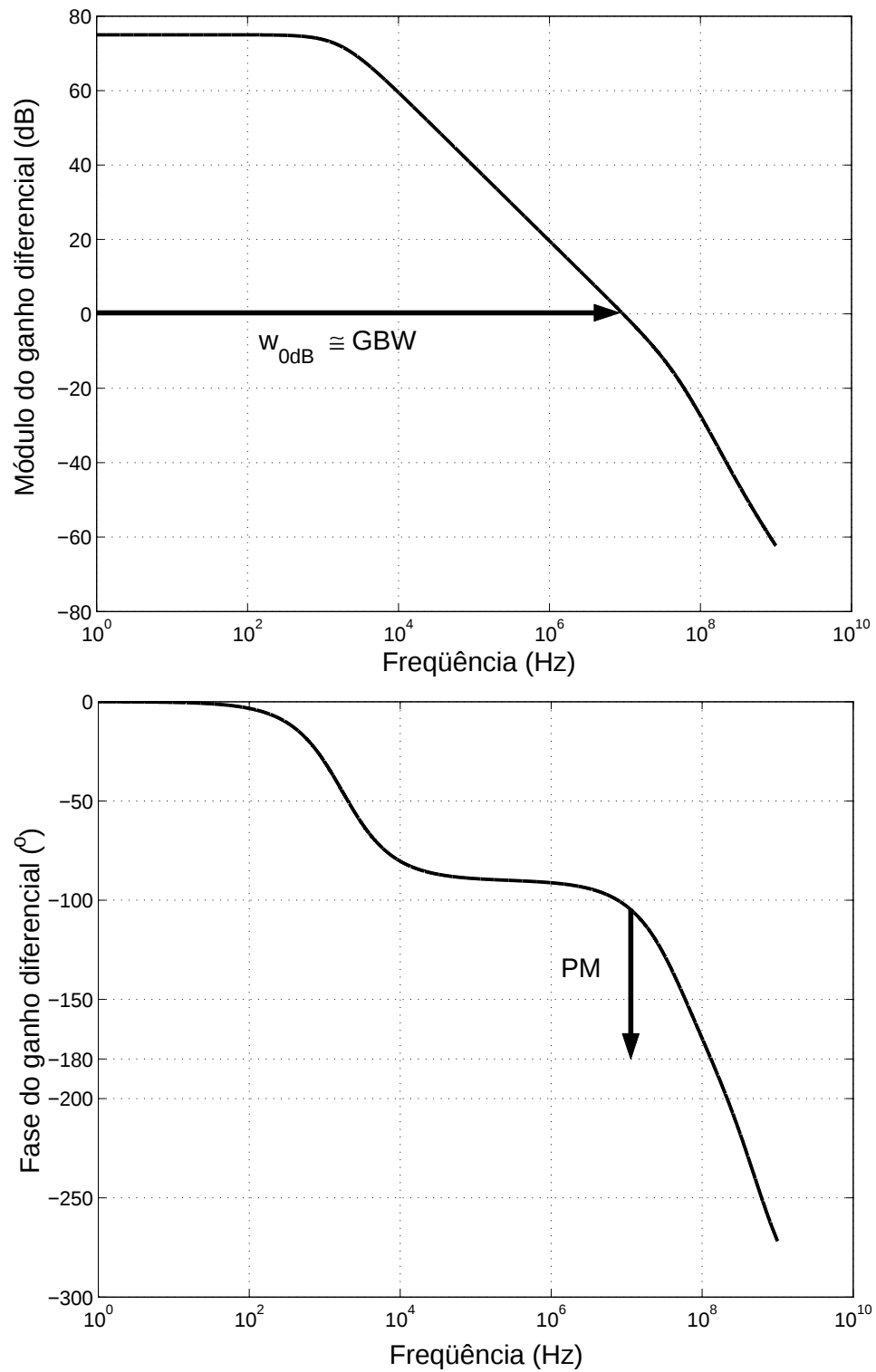


Figura 3.1: Resposta em frequência simulada do ganho diferencial de malha aberta do exemplo 1

Objetivando validar os projetos gerados pela ferramenta através da simulação com modelos diferentes para o transistor MOS, os resultados do exemplo 2 foram obtidos utilizando o modelo BSIM3v3, que tem sido bastante empregado na indústria, nas empresas de projeto e pela comunidade científica. Os parâmetros do modelo ACM utilizados na ferramenta de dimensionamento são obtidos da referência [10], derivados de uma metodologia de extração de parâmetros a partir dos parâmetros BSIM, aplicados à tecnologia CMOS de comprimento mínimo $0.8\mu\text{m}$ da AMS(Austria Micro Systems International). Para as mesmas condições do exemplo 1, está resumido na tabela 3.4 o resultado de desempenho obtido pelo uso da ferramenta desenvolvida com a referenciada tecnologia e o resultado de simulação baseado no modelo BSIM3v3. O ponto de projeto do exemplo 2 é exibido na tabela 3.4.

Em ambos exemplos de projeto foram adotados pesos iguais para as componentes de área e potência da função objetivo. Fica a critério do usuário da ferramenta o desequilíbrio dos pesos, para valorizar uma componente em detrimento de outra que tenha menor criticidade em determinadas condições de projeto.

Tabela 3.3: Especificações e desempenho do exemplo 2 de referência

DESEMPENHO	ESP.	PREVISTO	SIMULADO
Ganho de malha aberta (dB)	60	60.0	88.1
Produto ganho-largura de faixa (MHz)	10.0	10.0	8.8
Taxa de rampa (V/ μ s)	10	10.0	8.2
Margem de fase ($^{\circ}$)	60	72.1	70.7
Razão de rejeição de modo comum (dB)	60	72.1	107.4
EXCURSÃO		ESP.	SIMULADO
Tensão máxima de saída (V)		>2.0	>2.4
Tensão mínima de saída (V)		<-2.0	<-2.1
Tensão máxima de modo comum (V)		>1.0	>2.4
Tensão mínima de modo comum (V)		<-1.0	<-2.1
FUNÇÃO OBJETIVO		PREVISTO	SIMULADO
Área ativa (μm^2)		1368.1	-
Potência Consumida (μW)		735.8	806.0

Tabela 3.4: Ponto de projeto do exemplo 2 de referência

VARIÁVEL	VALOR	RAZÃO DE ASPECTO	VALOR
ϑ_1	0.203	W_1/L_1 (μm / μm)	30.25 / 6.03
ϑ_3	0.195	W_3/L_3 (μm / μm)	24.88 / 2.00
		W_6/L_6 (μm / μm)	409.01 / 0.80
ϑ_5	0.065	W_5/L_5 (μm / μm)	1.20 / 1.68
		W_7/L_7 (μm / μm)	61.21 / 4.18
		W_8/L_8 (μm / μm)	1.20 / 6.88
I_{D5} (μA)	6.76		
I_{D7} (μA)	138.74		
I_B (μA)	1.65		
C_M (pF)	0.68		

3.3 Variação no ganho diferencial de malha aberta

Os resultados da tabela 3.6 e 3.5 foram gerados a partir de diferentes valores especificados para o ganho diferencial de malha aberta, adotando-se os demais requisitos de projeto e considerações utilizados no exemplo 2.

Em cálculos manuais, para aumentar o ganho, o projetista tenderia a reduzir o nível de inversão de M_6 (aumentar ϑ_3), transistor do estágio amplificador inversor. Porém para manter o atendimento às demais especificações, minimizando a área e o consumo, a metodologia automática conduziu também ao aumento das correntes de polarização I_{D5} e I_{D7} (com o conseqüente aumento das razões de aspecto de M_6 e M_7) e ao aumento do valor da capacitância de compensação. Note-se que a ferramenta não apontou para a redução do nível de inversão dos transistores do par diferencial M_1 e M_2 (aumento de ϑ_1), o que poderia ser equivocadamente tentado em um projeto manual.

Tabela 3.5: Desempenho para diferentes especificações de A_{d0}

DESEMPENHO	$A_{d0ESP} = 50\text{dB}$		$A_{d0ESP} = 70\text{dB}$	
	PREV.	SIM.	PREV.	SIM.
A_{d0} (dB)	50.0	86.1	70.0	97.9
GBW (MHz)	10.0	9.5	10.0	9.6
SR (V/ μs)	10.0	8.8	10.0	9.4
PM ($^\circ$)	73.8	73.8	66.8	64.1
$CMRR$ (dB)	62.6	105.1	72.6	99.9
V_{INmin} (V)	< -1.0	< -2.0	< -1.0	< -2.1
V_{INmax} (V)	> 1.0	> 2.4	> 1.0	> 2.4
V_{OUTmin} (V)	< -2.0	< -2.0	< -2.0	< -2.1
V_{OUTmax} (V)	> 2.0	> 2.4	> 2.0	> 2.4
Área (μm^2)	627.5	-	19591.0	-
P_t (μW)	792.3	880.4	1384.4	1510.0

Tabela 3.6: Ponto de projeto para diferentes especificações de A_{d0}

VARIÁVEL	$A_{d0ESP} = 50\text{dB}$	$A_{d0ESP} = 70\text{dB}$
W_1/L_1 ($\mu\text{m}/\mu\text{m}$)	11.37 / 2.43	331.80 / 12.43
W_3/L_3 ($\mu\text{m}/\mu\text{m}$)	10.57 / 1.70	151.82 / 1.91
W_5/L_5 ($\mu\text{m}/\mu\text{m}$)	1.20 / 1.80	3.04 / 0.80
W_6/L_6 ($\mu\text{m}/\mu\text{m}$)	237.47 / 0.80	1757.44 / 1.66
W_7/L_7 ($\mu\text{m}/\mu\text{m}$)	1.70 / 27.04	395.20 / 15.66
W_8/L_8 ($\mu\text{m}/\mu\text{m}$)	1.20 / 6.89	1.20 / 6.88
ϑ_1	0.203	0.203
ϑ_3	0.152	0.208
ϑ_5	0.065	0.065
I_{D5} (μm)	6.32	35.98
I_{D7} (μm)	150.50	239.25
I_B (μm)	1.65	1.65
C_M (pF)	0.63	3.60

3.4 Variação no produto ganho-largura de faixa

Tomando-se como referência o exemplo 1 e adotando-se condições mais restritivas para o produto ganho-largura de faixa especificado, foram obtidos os pontos de projeto indicados na tabela 3.7. O desempenho previsto pelo uso da ferramenta e simulado no modelo ACM estão indicados na tabela 3.8.

Em cálculos manuais, o projetista que pretende aumentar o GBW, é tentado a reduzir o nível de inversão dos transistores do par diferencial (aumentando ϑ_1), a aumentar a corrente de polarização I_{D5} e a reduzir o valor da capacitância de compensação. Entretanto, surpreendentemente, os resultados apontaram para quase nenhuma variação em ϑ_1 , uma suave redução ϑ_3 e significativos aumentos em I_{D5} e I_{D7} . Além disto, a metodologia automática mostrou a necessidade de aumentar a capacitância de compensação para garantir o suficiente afastamento das singularidades da função de transferência do ganho diferencial. Subjacente ao aumento do GBW, ocorreu uma folga na restrição envolvendo

o ganho diferencial em malha aberta, folga esta que limitou o crescimento da área ativa a níveis moderados.

Tabela 3.7: Ponto de projeto para diferentes especificações de GBW

VARIÁVEL	$GBW_{ESP} = 30\text{MHz}$	$GBW_{ESP} = 50\text{MHz}$	$GBW_{ESP} = 80\text{MHz}$
W_1/L_1 ($\mu\text{m}/\mu\text{m}$)	32.35 / 0.70	83.63 / 0.70	194.94 / 0.70
W_3/L_3 ($\mu\text{m}/\mu\text{m}$)	11.06 / 0.70	23.55 / 0.70	42.69 / 0.70
W_5/L_5 ($\mu\text{m}/\mu\text{m}$)	1.20 / 0.81	2.52 / 0.70	5.98 / 0.70
W_6/L_6 ($\mu\text{m}/\mu\text{m}$)	337.32 / 0.70	516.60 / 0.70	735.15 / 0.70
W_7/L_7 ($\mu\text{m}/\mu\text{m}$)	15.78 / 0.70	27.66 / 0.70	51.50 / 0.70
W_8/L_8 ($\mu\text{m}/\mu\text{m}$)	1.20 / 8.40	1.20 / 8.68	1.20 / 8.70
ϑ_1	0.309	0.309	0.307
ϑ_3	0.219	0.203	0.184
ϑ_5	0.059	0.058	0.058
I_{D5} (μm)	20.85	54.27	128.70
I_{D7} (μm)	317.82	595.30	1108.20
I_B (μm)	2.01	2.08	2.08
C_M (pF)	0.99	1.55	2.28

Tabela 3.8: Desempenho para diferentes especificações de GBW

DESEMPENHO	$GBW_{ESP} = 30\text{MHz}$		$GBW_{ESP} = 50\text{MHz}$		$GBW_{ESP} = 80\text{MHz}$	
	PREV.	SIM.	PREV.	SIM.	PREV.	SIM.
A_{d0} (dB)	69.6	77.6	68.9	77.6	68.0	77.4
GBW (MHz)	30.0	27.8	50.0	46.1	80.0	73.9
SR (V/ μs)	20.1	19.9	35.1	32.8	56.4	53.5
PM ($^\circ$)	75.2	74.5	73.6	72.4	71.4	69.7
$CMRR$ (dB)	85.4	90.4	83.4	88.4	82.5	87.7
V_{INmin} (V)	< -1.0	< -2.3	< -1.0	< -2.4	< -1.0	< -2.3
V_{INmax} (V)	> 1.0	> 2.4	> 1.0	> 2.4	> 1.0	> 2.3
V_{OUTmin} (V)	< -2.0	< -2.3	< -2.0	< -2.4	< -2.0	< -2.3
V_{OUTmax} (V)	> 2.0	> 2.4	> 2.0	> 2.4	> 2.0	> 2.3
Área (μm^2)	750.3	-	1215.5	-	1889.7	-
P_t (μW)	1703.4	1704.2	3258.3	3224.0	6194.9	6116.0

3.5 Variação na taxa de rampa

Variando-se a taxa de rampa especificada para o exemplo 1, são obtidos os resultados apresentados nas tabelas 3.10 e 3.9. Como esperado, o aumento de pelo menos uma das correntes de polarização, I_{D5} ou I_{D7} é acompanhado por aumento do SR . Porém um projetista incauto aumentaria o nível de inversão de M_5 e M_7 correspondentemente (reduzindo ϑ_5) para não produzir uma ampliação significativa da área, enquanto a metodologia automática, a fim de preservar as demais especificações, conduziu ao aumento de ϑ_5 .

Tabela 3.9: Desempenho para diferentes especificações de SR

DESEMPENHO	$SR_{ESP} = 30V/\mu s$		$SR_{ESP} = 50V/\mu s$	
	PREV.	SIM.	PREV.	SIM.
A_{d0} (dB)	61.6	68.7	60.0	67.8
GBW (MHz)	10.0	9.1	13.7	12.6
SR (V/ μs)	30.0	32.5	50.0	53.2
PM ($^\circ$)	77.5	78.5	79.9	78.8
$CMRR$ (dB)	82.2	76.9	77.2	74.3
V_{INmin} (V)	< -1.0	< -2.1	< -1.0	< -2.1
V_{INmax} (V)	> 1.0	> 2.4	> 1.0	> 2.4
V_{OUTmin} (V)	< -2.0	< -2.1	< -2.0	< -2.1
V_{OUTmax} (V)	> 2.0	> 2.4	> 2.0	> 2.4
Área (μm^2)	262.3	-	388.8	-
P_t (μW)	537.3	635.4	842.3	1120.4

3.6 Variação em outras características de desempenho

São exibidos nas tabelas 3.9 a 3.17 os resultados obtidos pela variação não simultânea das seguintes características especificadas para o exemplo 1: razão de rejeição de modo

Tabela 3.10: Ponto de projeto para diferentes especificações de SR

VARIÁVEL	$SR_{ESP} = 30V/\mu s$	$SR_{ESP} = 50V/\mu s$
W_1/L_1 ($\mu m/\mu m$)	1.20 / 2.26	1.46 / 2.32
W_3/L_3 ($\mu m/\mu m$)	6.03 / 0.70	10.71 / 0.86
W_5/L_5 ($\mu m/\mu m$)	2.41 / 0.70	15.80 / 0.70
W_6/L_6 ($\mu m/\mu m$)	118.36 / 0.70	145.21 / 0.70
W_7/L_7 ($\mu m/\mu m$)	23.68 / 0.70	131.81 / 0.70
W_8/L_8 ($\mu m/\mu m$)	1.20 / 3.78	1.20 / 2.00
ϑ_1	0.072	0.059
ϑ_3	0.231	0.212
ϑ_5	0.122	0.205
I_{D5} (μm)	9.85	17.98
I_{D7} (μm)	96.70	150.00
I_B (μm)	0.91	0.48
C_M (pF)	0.33	0.36

comum, excursão na saída (OS), faixa de modo comum (CMR) e margem de fase. É possível através de rápida análise vislumbrar caminhos a serem adotados em projetos manuais quando se procura enfatizar cada uma destas restrições, sem comprometer as demais. Querendo-se aumentar a $CMRR$ em cerca de 20 dB, é suficiente uma redução na razão de aspecto do transistor M_5 acompanhada de aumento de seu nível de inversão. Um ligeiro aumento da excursão máxima permitida para o sinal de saída, requer a redução do nível de inversão e o aumento da razão de aspecto do transistor M_7 , bem como do transistor M_5 . A faixa de modo comum é expandida mediante um aumento substancial da razão de aspecto dos transistores do par diferencial, associado a uma redução do seu nível de inversão. As correntes de polarização I_{D5} e I_{D7} também devem ser aumentadas. Finalmente, a margem de fase, para o exemplo de projeto realizado, pode variar largamente sem consequências significativas sobre as variáveis, uma vez que se mantém inativa a menos que o ganho especificado seja muito alto.

Tabela 3.11: Desempenho para diferentes especificações de $CMRR$

DESEMPENHO	$CMRR_{ESP} = 100\text{dB}$		$CMRR_{ESP} = 120\text{dB}$	
	PREV.	SIM.	PREV.	SIM.
A_{d0} (dB)	68.5	77.2	71.4	79.0
GBW (MHz)	10.0	9.4	10.0	9.5
SR (V/ μs)	10.0	9.9	10.0	10.0
PM ($^\circ$)	77.4	77.1	77.5	75.5
$CMRR$ (dB)	62.6	100.0	120.0	117.9
V_{INmin} (V)	< -1.0	< -2.2	< -1.0	< -2.2
V_{INmax} (V)	> 1.0	> 2.4	> 1.0	> 2.4
V_{OUTmin} (V)	< -2.0	< -2.2	< -2.0	< -2.2
V_{OUTmax} (V)	> 2.0	> 2.4	> 2.0	> 2.4
Área (μm^2)	265.36	-	319.9	-
P_t (μW)	493.9	513.2	513.2	519.0

Tabela 3.12: Ponto de projeto para diferentes especificações de $CMRR$

VARIÁVEL	$CMRR_{ESP} = 100\text{dB}$	$CMRR_{ESP} = 120\text{dB}$
W_1/L_1 ($\mu\text{m}/\mu\text{m}$)	2.54 / 0.99	6.58 / 2.91
W_3/L_3 ($\mu\text{m}/\mu\text{m}$)	2.32 / 0.70	2.10 / 0.70
W_5/L_5 ($\mu\text{m}/\mu\text{m}$)	4.03 / 1.24	2.80 / 13.64
W_6/L_6 ($\mu\text{m}/\mu\text{m}$)	123.96 / 0.70	131.89 / 0.70
W_7/L_7 ($\mu\text{m}/\mu\text{m}$)	5.76 / 0.70	4.53 / 0.70
W_8/L_8 ($\mu\text{m}/\mu\text{m}$)	1.20 / 7.56	1.20 / 8.68
ϑ_1	0.216	0.216
ϑ_3	0.237	0.240
ϑ_5	0.066	0.058
I_{D5} (μm)	3.50	3.10
I_{D7} (μm)	93.48	97.46
I_B (μm)	1.80	2.08
C_M (pF)	0.35	0.31

Tabela 3.13: Desempenho para diferentes especificações de OS

DESEMPENHO	$OS = \pm 2.2$ V		$OS = \pm 2.3$ V	
	PREV.	SIM.	PREV.	SIM.
A_{d0} (dB)	67.1	74.8	67.3	73.2
GBW (MHz)	10.0	9.5	10.0	10.3
SR (V/ μ s)	10.0	10.1	10.0	12.0
PM ($^\circ$)	77.4	77.8	77.3	77.8
$CMRR$ (dB)	87.7	92.9	81.8	82.0
V_{INmin} (V)	< -1.0	< -2.2	< -1.0	< -2.3
V_{INmax} (V)	> 1.0	> 2.4	> 1.0	> 2.4
V_{OUTmin} (V)	< -2.2	< -2.2	< -2.3	< -2.3
V_{OUTmax} (V)	> 2.2	> 2.4	> 2.3	> 2.4
Área (μm^2)	266.5	-	295.0	-
P_t (μ W)	486.7	554.8	479.2	625.0

Tabela 3.14: Ponto de projeto para diferentes especificações de OS

VARIÁVEL	$OS = \pm 2.2$ V	$OS = \pm 2.3$ V
W_1/L_1 ($\mu\text{m}/\mu\text{m}$)	1.84 / 0.70	1.87 / 0.70
W_3/L_3 ($\mu\text{m}/\mu\text{m}$)	2.39 / 0.70	2.52 / 0.70
W_5/L_5 ($\mu\text{m}/\mu\text{m}$)	1.20 / 1.38	2.11 / 0.70
W_6/L_6 ($\mu\text{m}/\mu\text{m}$)	123.38 / 0.70	126.17 / 0.70
W_7/L_7 ($\mu\text{m}/\mu\text{m}$)	15.68 / 0.70	52.81 / 0.70
W_8/L_8 ($\mu\text{m}/\mu\text{m}$)	1.20 / 4.55	1.20 / 2.46
ϑ_1	0.216	0.216
ϑ_3	0.238	0.240
ϑ_5	0.104	0.174
I_{D5} (μm)	3.59	3.66
I_{D7} (μm)	92.66	91.59
I_B (μm)	1.09	0.59
C_M (pF)	0.36	0.37

Tabela 3.15: Desempenho para diferentes especificações de CMR

DESEMPENHO	$CMR = \pm 1.5$ V		$CMR = \pm 1.7$ V	
	PREV.	SIM.	PREV.	SIM.
A_{d0} (dB)	67.4	72.2	73.5	75.2
GBW (MHz)	10.0	10.5	20.1	25.2
SR (V/ μ s)	10.0	12.8	10.0	13.2
PM ($^\circ$)	77.3	77.9	76.1	74.7
$CMRR$ (dB)	81.9	79.6	88.1	82.0
V_{INmin} (V)	< -1.5	< -2.2	< -1.7	< -2.3
V_{INmax} (V)	> 1.5	> 2.4	> 1.7	> 2.4
V_{OUTmin} (V)	< -2.0	< -2.2	< -2.0	< -2.3
V_{OUTmax} (V)	> 2.0	> 2.4	> 2.0	> 2.4
Área (μ m ²)	340.4	-	982.2	-
P_t (μ W)	470.7	648.0	1061.9	1504.6

Tabela 3.16: Ponto de projeto para diferentes especificações de CMR

VARIÁVEL	$CMR = \pm 1.5$ V	$CMR = \pm 1.7$ V
W_1/L_1 (μ m/ μ m)	1.94 / 0.70	101.29 / 0.70
W_3/L_3 (μ m/ μ m)	2.74 / 0.70	4.82 / 0.70
W_5/L_5 (μ m/ μ m)	4.40 / 0.70	16.10 / 0.70
W_6/L_6 (μ m/ μ m)	130.19 / 0.70	268.12 / 0.70
W_7/L_7 (μ m/ μ m)	104.36 / 0.70	448.16 / 0.70
W_8/L_8 (μ m/ μ m)	1.20 / 1.74	1.20 / 1.26
ϑ_1	0.216	0.454
ϑ_3	0.245	0.236
ϑ_5	0.227	0.279
I_{D5} (μ m)	3.79	7.35
I_{D7} (μ m)	89.94	204.72
I_B (μ m)	0.42	0.30
C_M (pF)	0.38	0.74

Tabela 3.17: Desempenho para diferente especificação de PM

DESEMPENHO	ESP.	PREVISTO	SIMULADO
Ganho de malha aberta (dB)	60	66.1	75.1
Produto ganho-largura de faixa (MHz)	10	10.0	9.4
Slew rate ($V/\mu s$)	10	10.0	9.9
Margem de fase ($^{\circ}$)	80	80.0	80.1
Razão de rejeição de modo comum (dB)	60	91.2	98.0
EXCURSÃO		ESP.	SIMULADO
Tensão máxima de saída (V)		>2.0	>2.4
Tensão mínima de saída (V)		<-2.0	<-2.2
Tensão máxima de modo comum (V)		>1.0	>2.4
Tensão mínima de modo comum (V)		<-1.0	<-2.2
FUNÇÃO OBJETIVO		PREVISTO	SIMULADO
Área ativa (μm^2)		285.8	-
Potência Consumida (μW)		686.5	749.6

Tabela 3.18: Ponto de projeto para diferente especificação de PM

VARIÁVEL	VALOR	RAZÃO DE ASPECTO	VALOR
ϑ_1	0.217	W_1/L_1 (μm / μm)	1.86 / 0.70
ϑ_3	0.223	W_3/L_3 (μm / μm)	2.03 / 0.70
		W_6/L_6 (μm / μm)	147.30 / 0.70
ϑ_5	0.084	W_5/L_5 (μm / μm)	1.20 / 2.22
		W_7/L_7 (μm / μm)	13.75 / 0.70
		W_8/L_8 (μm / μm)	1.20 / 5.80
I_{D5} (μA)	3.64		
I_{D7} (μA)	132.28		
I_B (μA)	1.39		
C_M (pF)	0.36		

3.7 Influência das capacitâncias extrínsecas

Os resultados da tabela 3.20 obtidos nas mesmas condições do exemplo 2 de referência, originam-se de uma alteração na formulação da ferramenta computacional, conforme descrito no apêndice B, para incluir os efeitos das capacitâncias extrínsecas. A análise de um conjunto de resultados, representado neste exemplo, permite inferir que as capacitâncias extrínsecas, para baixos valores da capacitância de carga, podem comprometer o produto ganho-largura de faixa projetado segundo a metodologia original.

Tabela 3.19: Ponto de projeto com modelagem das capacitâncias extrínsecas

VARIÁVEL	VALOR	RAZÃO DE ASPECTO	VALOR
ϑ_1	0.256	W_1/L_1 (μm / μm)	43.63 / 4.00
ϑ_3	0.204	W_3/L_3 (μm / μm)	25.55 / 1.62
		W_6/L_6 (μm / μm)	561.52 / 0.80
ϑ_5	0.084	W_5/L_5 (μm / μm)	1.20 / 1.83
		W_7/L_7 (μm / μm)	65.49 / 4.47
		W_8/L_8 (μm / μm)	1.20 / 7.58
I_{D5} (μA)	7.54		
I_{D7} (μA)	168.58		
I_B (μA)	1.82		
C_M (pF)	0.75		

Tabela 3.20: Desempenho com modelagem das capacitâncias extrínsecas

DESEMPENHO	ESP.	PREVISTO	SIMULADO
Ganho de malha aberta (dB)	60	60.0	87.6
Produto ganho-largura de faixa (MHz)	10	10.0	10.1
Taxa de rampa (V/ μ s)	10	10.0	7.8
Margem de fase ($^{\circ}$)	60	71.5	69.0
Razão de rejeição de modo comum (dB)	60	71.7	108.2
EXCURSÃO		ESP.	SIMULADO
Tensão máxima de saída (V)		>2.0	>2.4
Tensão mínima de saída (V)		<-2.0	<-2.1
Tensão máxima de modo comum (V)		>1.0	>2.4
Tensão mínima de modo comum (V)		<-1.0	<-2.1
FUNÇÃO OBJETIVO		PREVISTO	SIMULADO
Área ativa (μm^2)		1528.7	-
Potência Consumida (μW)		889.7	973.6

3.8 Restrição ao regime de inversão

Os exemplos da tabela 3.22 são obtidos nas mesmas condições do exemplo 1, porém restringindo-se os regimes de operação dos transistores à inversão forte e à inversão fraca (“Strong Inversion”-SI e “Weak Inversion”-WI, respectivamente).

O objetivo é mostrar que na solução ótima, em qualquer dos casos, pelo menos uma das componentes da função objetivo, área ou potência, se afasta dramaticamente do valor ótimo: em inversão forte, embora a área resultasse 40% menor a potência mais que dobrou e, em inversão fraca, a área resultou 15 vezes maior, não sendo compensada por uma significativa redução na potência.

Cumprir notar que ao se restringir o regime de operação dos transistores à inversão forte ou inversão fraca, os níveis de inversão tenderam aos limites destas duas regiões, o que sugere claramente que a solução ótima para este projeto requer todos os transistores operando em regime de inversão moderada.

Tabela 3.21: Ponto de projeto para diferentes regimes de inversão

VARIÁVEL	SI	WI
W_1/L_1 ($\mu\text{m}/\mu\text{m}$)	1.20 / 2.36	131.04 / 0.70
W_3/L_3 ($\mu\text{m}/\mu\text{m}$)	1.20 / 2.36	131.04 / 0.70
W_5/L_5 ($\mu\text{m}/\mu\text{m}$)	1.20 / 1.20	262.08 / 0.70
W_6/L_6 ($\mu\text{m}/\mu\text{m}$)	24.90 / 0.70	1740.48 / 0.70
W_7/L_7 ($\mu\text{m}/\mu\text{m}$)	24.52 / 0.70	1740.48 / 0.70
W_8/L_8 ($\mu\text{m}/\mu\text{m}$)	1.20 / 5.38	1.20 / 0.70
ϑ_1	0.090	0.415
ϑ_3	0.090	0.415
ϑ_5	0.089	0.415
I_{D5} (μm)	5.81	20.83
I_{D7} (μm)	202.96	138.35
I_B (μm)	1.29	0.09
C_M (pF)	0.24	2.08

Tabela 3.22: Desempenho para diferentes regimes de inversão

DESEMPENHO	SI		WI	
	PREV.	SIM.	PREV.	SIM.
A_{d0} (dB)	61.7	83.0	77.6	74.4
GBW (MHz)	10.0	8.9	19.2	20.8
SR (V/ μs)	24.1	23.8	10.0	12.0
PM ($^\circ$)	76.8	76.2	72.2	72.2
$CMRR$ (dB)	80.9	94.6	92.2	82.1
V_{INmin} (V)	< -1.0	< -2.1	< -1.0	< -2.3
V_{INmax} (V)	> 1.0	> 2.4	> 1.0	> 2.3
V_{OUTmin} (V)	< -2.0	< -2.1	< -2.0	< -2.3
V_{OUTmax} (V)	> 2.0	> 2.4	> 2.0	> 2.3
Área (μm^2)	158.8	-	3892.9	-
P_t (μW)	1050.3	1130.0	796.4	1078.0

3.9 Comparações à outra ferramenta de projeto

De modo diverso à metodologia empregada neste trabalho, a referência [20] utiliza uma formulação baseada em um modelo de transistor válido apenas em regime de inversão forte, cujas equações apresentam-se no formato possinomial, ao qual se aplica uma me-

todologia de otimização convexa denominada programação geométrica.

Na tabela 3.23 são comparadas características de desempenho previstas pela ferramenta de projeto aqui desenvolvida e pela metodologia automática de [20], para um OTA Miller com dispositivos canal P no par diferencial.

Os parâmetros do modelo ACM correspondentes à tecnologia aplicada ao modelo utilizado em [20] foram extraídos através do método proposto em [10]. Foram adotados $w_A = 10^{-3} \mu\text{m}^{-2}$ e $w_P = 2 \cdot 10^{-3} \mu\text{W}^{-3}$, $n = 4/3$, $C_L = 10$ pF, $V_{OUTmax} = -V_{OUTmin} = 2$ V, $V_{INmax} = V_{INmin} = 1$ V. Restrições relativas à razão de rejeição da fonte de alimentação positiva ($PSRR+$) e negativa ($PSRR-$) e a densidade espectral de ruído à entrada ($S_{in}^2(f)$) foram adaptadas das relações apresentadas em [20].

Em lugar de minimizar área e consumo de potência, o objetivo do referido exemplo em [20] é maximizar o GBW . Através da metodologia aqui proposta, como o modelo adotado descreve a operação em todo regime de inversão, é possível melhorar o GBW em relação ao obtido em [20] economizando ainda área e potência. Em nosso ponto ótimo, M_1 e M_2 são polarizados em inversão fraca com $\vartheta_1 = 0.416$ e M_3 , M_4 , e M_6 são polarizados em inversão moderada com $\vartheta_3 = 0.308$.

Tabela 3.23: Comparação à outras ferramentas de projeto

DESEMPENHO	ESP.	PREV. NESTA METOD.	PREV. EM [20]
A_{d0} (dB)	≥ 80	≥ 90.2	80.0
GBW (MHz)	maximizar	90.0	86.0
PM (°)	≥ 60	83.3	60.0
SR (V/ μ s)	≥ 10	47.0	88.0
$CMRR$ (dB)	≥ 60	97.3	92.5
P_c (mW)	≤ 5	4.9	5.0
Área (μm^2)	≤ 10000	3457.0	8200.0
$PSRR+$ (dB)	≥ 80	muito grande	116.0
$PSRR-$ (dB)	≥ 80	97.3	98.4
S_{in}^2 , 1kHz (nV/ $\sqrt{Hz}$)	≤ 300	300.0	300.0

Capítulo 4

Conclusão

O projeto otimizado de amplificadores operacionais de transcondutância tem sido abordado através de um método convexo de otimização denominado programação geométrica. O problema é formulado com base em modelos de transistores válidos em regime de inversão forte [21],[20]. Conquanto esta metodologia proporcione soluções globais para o projeto, por causa das limitações do modelo, as soluções confiáveis estão confinadas em um espaço de busca delimitado pela operação dos transistores em regime de inversão forte.

Neste trabalho, desenvolvemos uma ferramenta de projeto otimizado para um OTA Miller utilizando um modelo de transistor válido em todo o regime de inversão e um método de otimização clássico denominado programação quadrática recursiva. Esta estratégia explora coerentemente o espaço de busca, possibilitando soluções onde os transistores operem em qualquer regime de inversão, inclusive o de inversão moderada, que proporciona o melhor compromisso entre área de integração e consumo de potência [15].

Um conjunto de exemplos permeando diversos requisitos de projeto foram gerados e simulados, demonstrando a validade da ferramenta em proporcionar diretrizes às decisões

do projetista.

Embora a programação quadrática recursiva aplicada a problemas de otimização não convexos limite-se a produzir pontos de mínimo local [8], partindo-se de diferentes pontos iniciais de busca, as soluções encontradas convergiram para um mesmo resultado, sugerindo certo grau de robustez.

Para que a metodologia empregada pela ferramenta de projeto apresente robustez plena, estudos devem ser realizados no sentido de adaptar a formulação utilizada a métodos globais de otimização, consistindo em uma das motivações para a continuação deste trabalho.

Uma outra motivação consiste em ampliar o espectro de aplicação da ferramenta para atender a outras arquiteturas de amplificadores operacionais de transcondutância, entre as quais as cascodadas e as voltadas para baixo consumo e baixa tensão de alimentação. Isto requer a reformulação das características de desempenho e condições de operação dos transistores, segundo o modelo ACM, em conformidade com cada arquitetura abordada, a exemplo do que foi realizado em [11].

A implementação em circuitos integrados em tecnologias comerciais dos projetos obtidos pelo uso da ferramenta possibilitarão uma abertura de campo para a realização de medidas experimentais e considerações sobre a metodologia.

Apêndice A

Dedução para Função de Transferência do Ganho Diferencial

A análise circuital para a rede elétrica ilustrada na fig.2.4 permite obter a expressão (2.23) da função de transferência do ganho diferencial em malha aberta. A Lei das correntes de Kirchhoff aplicada aos nós $\mathbf{D}_1$, $\mathbf{D}_2$ e $\mathbf{D}_6$ origina, respectivamente:

$$g_{mg1}v_{gb1} + g_{md1}v_{db1} - g_{ms1}v_{sb1} + g_{mg3}v_{gb3} + sC_{g3}v_{db1} = 0 \quad (\text{A.1})$$

$$g_{mg2}v_{gb2} + g_{md2}v_{db2} - g_{ms2}v_{sb2} + g_{mg4}v_{gb4} + g_{md4}v_{db4} + sC_{g6}v_{db2} + sC_M(v_{db2} - v_o) = 0 \quad (\text{A.2})$$

$$g_{md6}v_{db6} + g_{mg6}v_{gb6} + g_{md7}v_{db7} + g_{mg7}v_{gb7} + sC_Lv_o + sC_M(v_o - v_{db2}) = 0 \quad (\text{A.3})$$

Adotando uma operação simétrica no par diferencial, o nó $\mathbf{D}_5$ representa um terra virtual para os sinais alternados. Esta consideração somada ao princípio da absorção

aplicado à fonte de corrente conectada ao nó $\mathbf{D}_8$:

$$g_{mg1} = g_{mg2}$$

$$g_{md1} = g_{md2}$$

$$g_{mg3} = g_{mg4}$$

$$v_{sb1} = v_{sb2} = 0$$

$$v_{gb7} = v_{gb8} = 0$$

$$v_{db1} = v_{gb3} = v_{gb4}$$

$$v_{db2} = v_{db4} = v_{gb6}$$

$$v_o = v_{db6} = v_{db7}$$

Desta forma, as equações (A.1)-(A.3) podem ser reescritas, respectivamente, sob (A.4)-(A.6), onde $v_d = v_{gb2} - v_{gb1}$ é o sinal diferencial de tensão à entrada.

$$g_{mg2} \left(\frac{-v_d}{2} \right) + (g_{md2} + g_{mg4} + sC_{g3})v_{db1} = 0 \quad (\text{A.4})$$

$$g_{mg2} \left(\frac{v_d}{2} \right) + [g_{md2} + g_{md4} + s(C_{g6} + C_M)]v_{db2} + g_{mg4}v_{db1} - sC_M v_o = 0 \quad (\text{A.5})$$

$$[g_{md7} + g_{md6} + s(C_L + C_M)]v_o + (g_{mg6} - sC_M)v_{db2} = 0 \quad (\text{A.6})$$

A função de transferência que relaciona o sinal de tensão à saída (v_o) com o sinal diferencial à entrada (v_d) pode ser obtida mediante a substituição das equações (A.4) e (A.6) na equação (A.5), resultando:

$$A_d(s) = \frac{v_o}{v_d} = K \frac{N(s)}{D(s)} \quad (\text{A.7})$$

onde,

$$K = -\frac{g_{mg2}}{2C_M} (1 + k_x) \quad (\text{A.8})$$

$$N(s) = \left(s + \frac{2g_{mg4}}{C_{g3}} \right) \left(s - \frac{g_{mg6}}{C_M} \right) \quad (\text{A.9})$$

$$\begin{aligned} D(s) = s^3 + & \left[(1 + k_x) \left(\frac{g_{md2} + g_{md4}}{C_{g6} + C_M} + \frac{g_{md6} + g_{md7}}{C_L + C_M} \right) + \frac{g_{mg4}}{C_{g3}} + k_x \frac{g_{mg6}}{C_M} \right] s^2 \dots \\ & + \left[(1 + k_x) \left(\frac{g_{md2} + g_{md4}}{C_{g6} + C_M} \right) \left(\frac{g_{mg4}}{C_{g3}} + \frac{g_{md6} + g_{md7}}{C_L + C_M} \right) + k_x \frac{g_{mg4}}{C_{g3}} \frac{g_{mg6}}{C_M} \dots \right. \\ & \left. + (1 + k_x) \frac{g_{mg4}}{C_{g3}} \frac{(g_{md6} + g_{md7})}{C_L + C_M} \right] s + (1 + k_x) \frac{(g_{md2} + g_{md4})}{C_{g6} + C_M} \frac{(g_{md6} + g_{md7})}{C_L + C_M} \frac{g_{mg4}}{C_{g3}} \quad (\text{A.10}) \end{aligned}$$

$$k_x = \frac{C_M}{C_L + C_{g6} \left(\frac{C_L}{C_M} \right)} \quad (\text{A.11})$$

Na região de saturação, as transcondutâncias de dreno (g_{md}) tornam-se desprezíveis em relação às transcondutâncias de porta (g_{mg}), conduzindo a uma aproximação sobre o polinômio do denominador ($D(s)$):

$$\begin{aligned} D(s) \approx s^3 + & \left[\frac{g_{mg4}}{C_{g3}} + k_x \frac{g_{mg6}}{C_M} \right] s^2 + \left[k_x \frac{g_{mg4}}{C_{g3}} \frac{g_{mg6}}{C_M} \right] s + \dots \\ & (1 + k_x) \frac{(g_{md2} + g_{md4})}{C_{g6} + C_M} \frac{(g_{md6} + g_{md7})}{C_L + C_M} \frac{g_{mg4}}{C_{g3}} \quad (\text{A.12}) \end{aligned}$$

Um polinômio de terceiro grau pode ser escrito em função de suas raízes como:

$$D(s) = s^3 + (w_{p1} + w_{p2} + w_{p3})s^2 + (w_{p1}w_{p2} + w_{p1}w_{p3} + w_{p2}w_{p3})s + w_{p1}w_{p2}w_{p3} \quad (\text{A.13})$$

As frequências angulares dos pólos indicadas pelas equações (2.24)-(2.26) podem ser

obtidas comparando-se (A.13) e (A.12) e adotando a aproximação de pólo dominante:

$$w_{p1}w_{p2} + w_{p1}w_{p3} + w_{p2}w_{p3} \approx w_{p2}w_{p3} \quad (\text{A.14})$$

$$w_{p1} + w_{p2} + w_{p3} \approx w_{p2} + w_{p3} \quad (\text{A.15})$$

Apêndice B

Capacitâncias Extrínsecas

A inclusão da modelagem das capacitâncias extrínsecas na análise de pequenos sinais alternados em baixas e médias frequências proporciona um aperfeiçoamento na predição de parâmetros que caracterizam o desempenho real do OTA Miller.

Adicionalmente ao modelo intrínseco apresentado na fig.2.2, identifica-se a presença de capacitâncias extrínsecas conectadas entre cada um dos terminais do transistor MOS, exceto entre os terminais de dreno e fonte, conforme ilustra a fig.B.1. Entre os pares de terminais porta-dreno, porta-fonte, e porta-substrato, estas capacitâncias originam-se da sobreposição da camada de polissilício inerente ao processo tecnológico de fabricação e efeitos de franja. Entre os pares substrato-fonte e substrato-dreno, estas capacitâncias originam-se das junções reversamente polarizadas.

A tabela B.1 resume as expressões usuais empregadas na determinação das capacitâncias extrínsecas, as quais podem ser descritas satisfatoriamente através da geometria do transistor e de parâmetros tecnológicos.

A inclusão das capacitâncias extrínsecas promove alterações no circuito de pequenos sinais em baixas e médias frequências do OTA Miller, conforme ilustra a fig.B.2, na qual

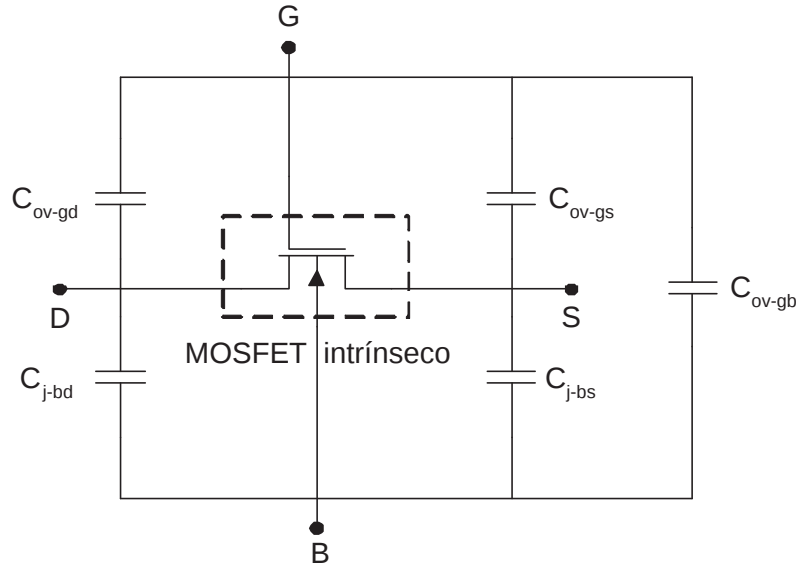


Figura B.1: Modelagem das capacitâncias extrínsecas

Tabela B.1: Expressões das capacitâncias extrínsecas

TIPO	SÍMBOLO	EXPRESSÃO
sobreposição porta-dreno(fonte)	$C_{ov-gd(s)}$	$C_{gd(s)o}W$ (B.1)
sobreposição porta-substrato	C_{ov-gb}	$C_{gbo}L$ (B.2)
junção substrato-dreno(fonte)	$C_{j-bd(s)}$	$WL_{DIF}C_j + (2L_{DIF} + 2W)C_{jsw}$ (B.3)

continuam sendo desconsideradas as capacitâncias intrínsecas C_{bd} e C_{gd} em virtude da operação dos transistores no regime de saturação.

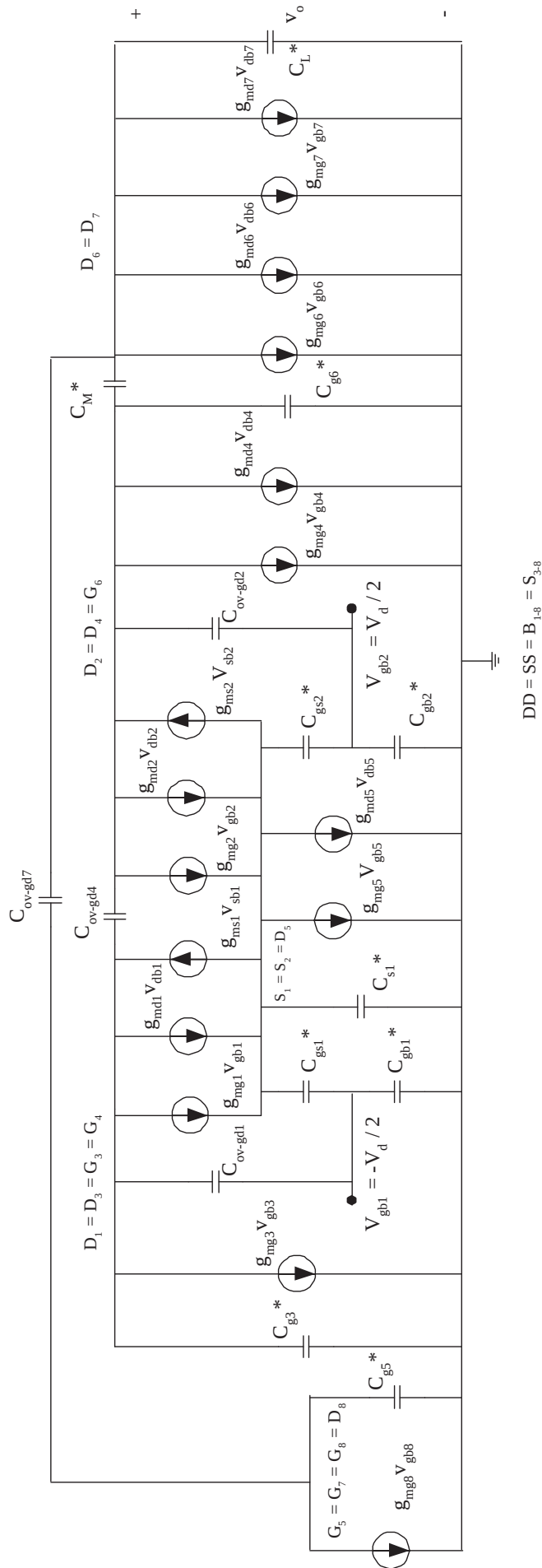


Figura B.2: Circuito para análise de pequenos sinais alternados do OTA Miller com inclusão das capacitâncias extrínsecas

As capacitâncias indicadas na fig.B.2 representam associações em paralelo entre as componentes intrínsecas e extrínsecas das capacitâncias dinâmicas dos transistores MOS e capacitâncias de compensação e de carga, dependendo do nó em questão:

$$C_{g3}^* = 2(C_{gb3} + C_{gs3}) + 2(C_{ov-gb3} + C_{ov-gs3}) + C_{j-bd3} + C_{j-bd1} \quad (B.4)$$

$$C_M^* = C_M + C_{ov-gd6} \quad (B.5)$$

$$C_L^* = C_L + C_{j-bd6} + C_{j-bd7} \quad (B.6)$$

$$C_{gb1(2)}^* = C_{gb1(2)} + C_{ov-gb1(2)} \quad (B.7)$$

$$C_{gs1(2)}^* = C_{gs1(2)} + C_{ov-gs1(2)} \quad (B.8)$$

$$C_{s1}^* = C_{bs1} + C_{bs2} + C_{j-bs1} + C_{j-bs2} + C_{j-bd5} \quad (B.9)$$

$$C_{g5}^* = C_{gb5} + C_{gs5} + C_{gb7} + C_{gs7} + C_{gb8} + C_{gs8} + \\ C_{ov-gb5} + C_{ov-gs5} + C_{ov-gb7} + C_{ov-gs7} + C_{ov-gb8} + C_{ov-gs8} + C_{j-bd8} \quad (B.10)$$

Considerações sobre capacitâncias de sobreposição conduzem a simplificações na análise do circuito, resultando em expressões similares às obtidas na seção 2.2.2. São elas:

$$C_{ov-gd1} \ll C_{g3}^*, (C_{gs1}^* + C_{gb1}^*) \quad (B.11)$$

$$C_{ov-gd2} \ll C_{g6}^*, C_M^*, (C_{gs2}^* + C_{gb2}^*) \quad (B.12)$$

$$C_{ov-gd4} \ll C_{g3}^*, C_{g6}^*, C_M^* \quad (B.13)$$

$$C_{ov-gd7} \ll C_{g5}^*, C_L^*, C_M^* \quad (\text{B.14})$$

Estas condições são implementadas na ferramenta computacional sob forma de restrições, utilizando-se para tanto um fator arbitrário de dez vezes para a desigualdade.

Diante das considerações realizadas, apenas os pólos e zeros do ganho diferencial de malha aberta no domínio da frequência são alterados segundo as expressões B.15-B.19, influenciando diretamente no produto ganho-largura de banda e na margem de fase do amplificador.

$$w_{p1} = \frac{(g_{md6} + g_{md7})(g_{md1} + g_{md3})}{g_{mg6} C_M^*} \quad (\text{B.15})$$

$$w_{p2} = \frac{g_{mg6}}{C_L^* + C_{g6}^* \left(1 + \frac{C_L^*}{C_M^*}\right)} \quad (\text{B.16})$$

$$w_{p3} = \frac{g_{mg3}}{C_{g3}^*} \quad (\text{B.17})$$

$$w_{z1} = \frac{g_{mg6}}{C_M^*} \quad (\text{B.18})$$

$$w_{z2} = \frac{2g_{mg3}}{C_{g3}^*} = 2w_{p3} \quad (\text{B.19})$$

Apêndice C

Ferramenta de Projeto

Este apêndice dedica-se a descrever os procedimentos de utilização da ferramenta computacional que implementa a metodologia de projeto descrita no capítulo 2, explorando as suas potencialidades.

Apresentando uma interface gráfica de fácil compreensão conforme ilustra a fig.C.1, identificam-se, basicamente, cinco estruturas: um menu de edição de parâmetros de entrada, uma caixa de listagem referente à função objetivo, uma caixa de seleção para a geração de arquivos de simulação, uma caixa de seleção para a inclusão das capacidades extrínsecas à formulação do problema, e um bloco de edição dos parâmetros que governam a rotina da programação quadrática recursiva da toolbox de otimização do ambiente MATLAB.

A utilização da ferramenta pelo usuário pode ser iniciada com a definição dos parâmetros do modelo ACM referentes ao processo tecnológico de fabricação a ser empregado. A interface de edição destes parâmetros ilustrado na fig.C.2 é acessível através do menu de edição e possui botões de ação que estabelecem os dados a serem utilizados após gravação em arquivo e recuperam os dados que foram gravados pela última vez. São ainda dis-

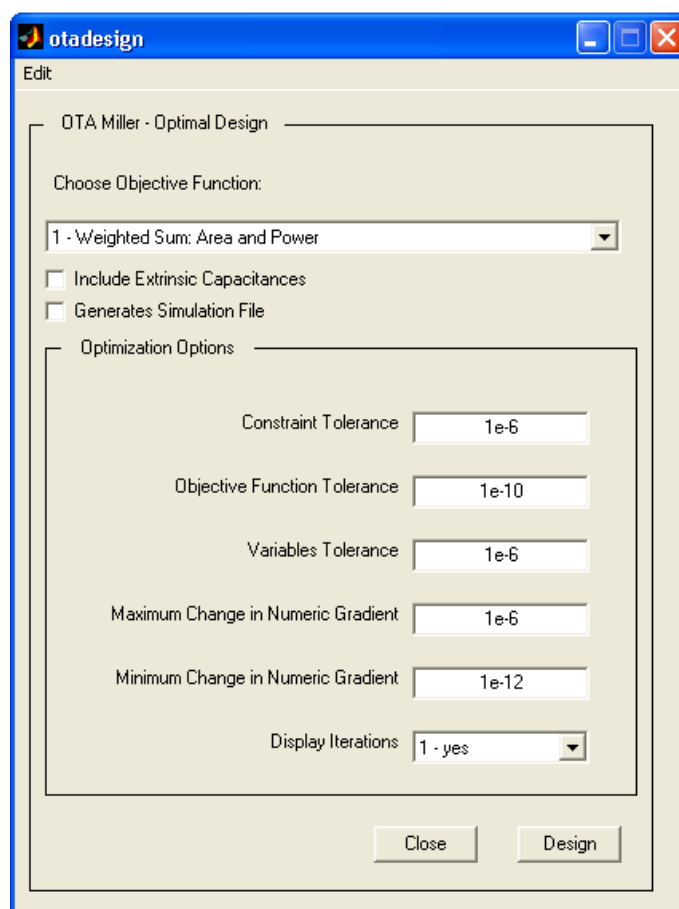


Figura C.1: Interface da ferramenta computacional

The screenshot shows a software window titled "technology" with a subtitle "Technology Parameters Edition". The window is divided into three main panels:

- Model:** Contains parameters for n_n, n_p, m_i, u_{crit}, λ, σ, v_{to}, and t_{ox} for both n and p types. It also includes a temperature (ta) field. Buttons for "Clear" and "Retrieve" are at the bottom.
- Geometry:** Contains parameters for L_{min}, W_{min}, D_L, D_W, L_{dif} for both n and p types. Buttons for "Clear" and "Retrieve" are at the bottom.
- Extrinsic Capacitances:** Contains parameters for C_{gbo}, C_{gso}, C_{gdo}, C_j, and C_{sw} for both n and p types. Buttons for "Clear" and "Retrieve" are at the bottom.

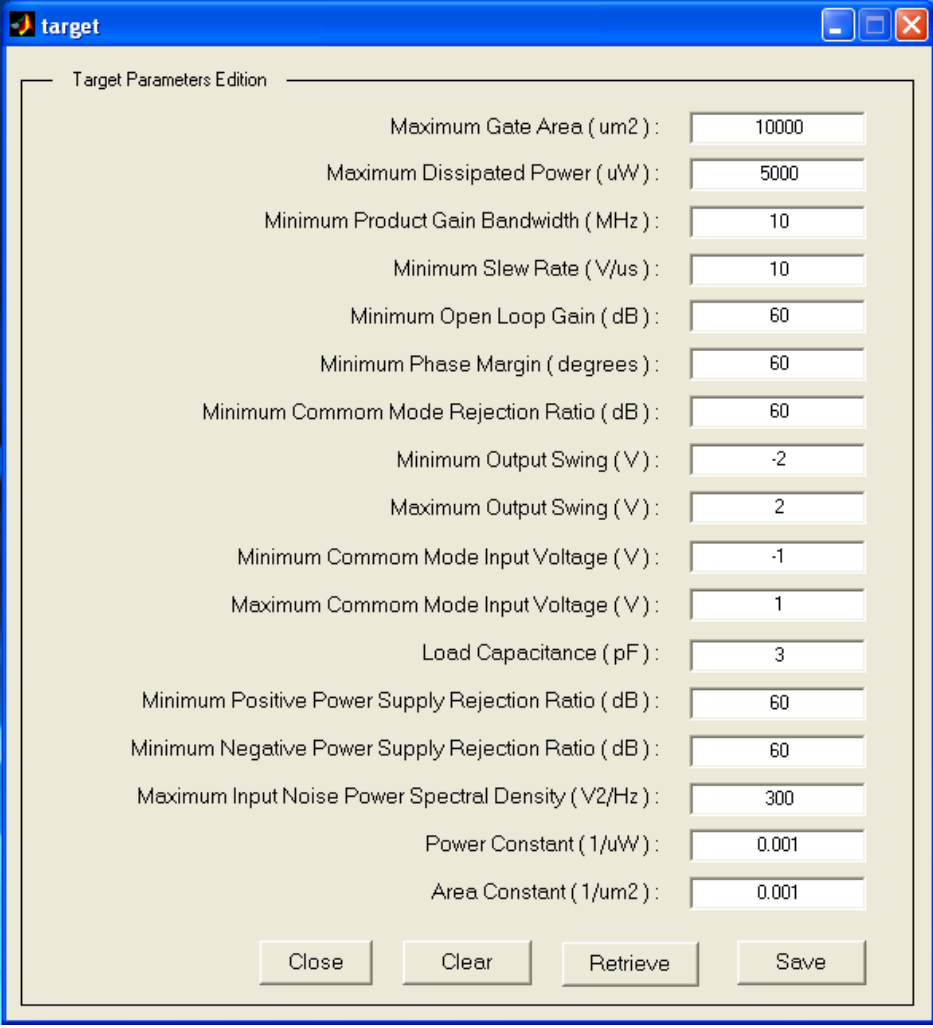
At the bottom right of the window are "Close" and "Save" buttons.

Figura C.2: Interface para edição dos parâmetros tecnológicos

ponibilizados botões para apagar um conjunto de dados que estão sendo fornecidos ou fechar a janela de edição. Nota-se a existência de parâmetros tecnológicos que mesmo não estando presente na formulação do capítulo 2, foram inseridos para uma completa caracterização do modelo a ser disponibilizada em futuros aperfeiçoamentos.

Os diversos requisitos de projeto são fornecidos pelo usuário através da interface apresentada na fig.C.3, acessível pelo menu edição. Os botões de ação desempenham funções análogas aos botões da interface de edição de parâmetros tecnológicos.

Ainda nesta interface, nota-se a presença dos pesos que definem a função objetivo conforme (2.39). As restrições referentes a razão de rejeição da fonte de alimentação e densidade espectral de ruído à entrada do amplificador calculada em uma faixa de frequência de 1kHz são introduzidas na ferramenta de forma análoga a [20], possibilitando comparações entre as metodologias.



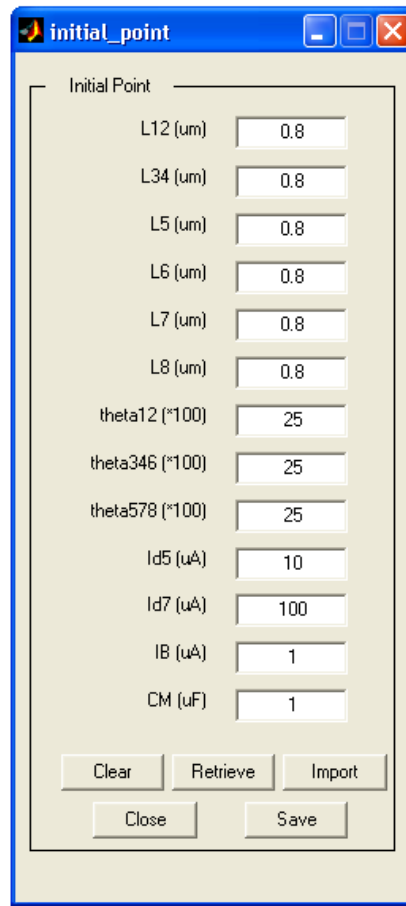
target

Target Parameters Edition

Maximum Gate Area (μm^2) :	10000
Maximum Dissipated Power (μW) :	5000
Minimum Product Gain Bandwidth (MHz) :	10
Minimum Slew Rate (V/ μs) :	10
Minimum Open Loop Gain (dB) :	60
Minimum Phase Margin (degrees) :	60
Minimum Common Mode Rejection Ratio (dB) :	60
Minimum Output Swing (V) :	-2
Maximum Output Swing (V) :	2
Minimum Common Mode Input Voltage (V) :	-1
Maximum Common Mode Input Voltage (V) :	1
Load Capacitance (pF) :	3
Minimum Positive Power Supply Rejection Ratio (dB) :	60
Minimum Negative Power Supply Rejection Ratio (dB) :	60
Maximum Input Noise Power Spectral Density (V^2/Hz) :	300
Power Constant (1/ μW) :	0.001
Area Constant (1/ μm^2) :	0.001

Close Clear Retrieve Save

Figura C.3: Interface para edição dos requisitos de projeto



Initial Point	
L12 (um)	0.8
L34 (um)	0.8
L5 (um)	0.8
L6 (um)	0.8
L7 (um)	0.8
L8 (um)	0.8
theta12 (*100)	25
theta346 (*100)	25
theta578 (*100)	25
Id5 (uA)	10
Id7 (uA)	100
IB (uA)	1
CM (uF)	1

Buttons: Clear, Retrieve, Import, Close, Save

Figura C.4: Interface para seleção do ponto de busca inicial

O ponto inicial de busca do algoritmo é manipulado pela interface ilustrada na fig.C.4. O botão de ação “Import” possibilita importar os dados de um ponto de mínimo obtido como solução de um problema anterior.

Podem ser estabelecidos diferentes problemas de projeto de um OTA Miller a partir da caixa de seleção da função objetivo ilustrada na fig.C.5: a maximização do produto ganho versus largura de faixa, a minimização apenas da potência consumida, a minimização apenas da área requerida para integração, a minimização da soma ponderada entre área e potência consumida, a maximização do ganho diferencial de malha aberta, etc. Cada um destes problemas estão sujeitos aos demais requisitos de projeto resumidos na interface da fig.C.3. Ou seja, tomando-se como exemplo a maximização do produto ganho versus largura de faixa, são estabelecidos como limites para o projeto uma área de integração

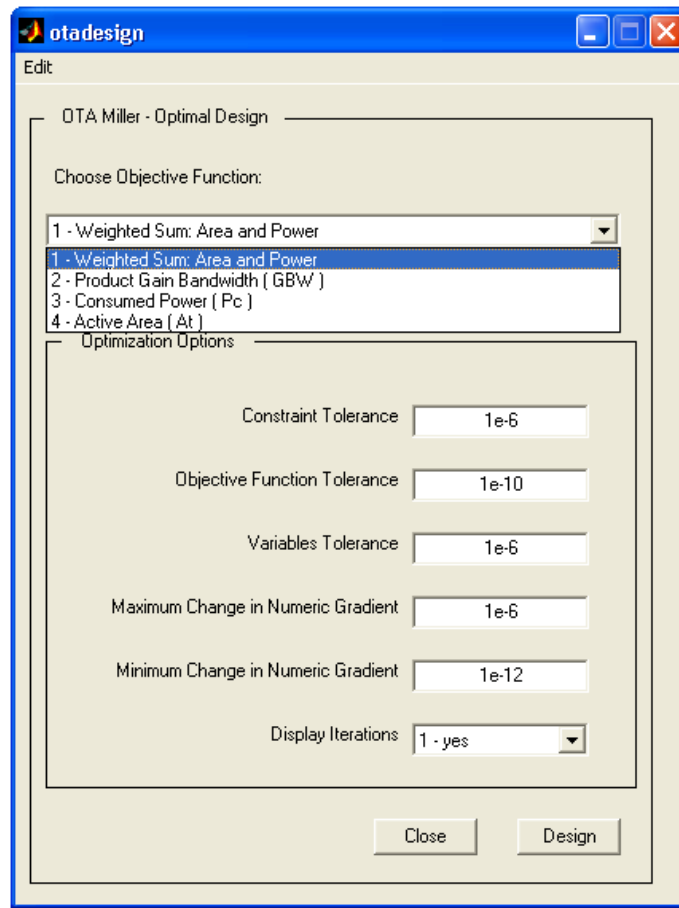


Figura C.5: Caixa de seleção da função objetivo

máxima, um consumo de potência máximo, um ganho de tensão mínimo, uma margem de fase mínima, uma excursão mínima de tensão à saída, uma faixa de modo comum mínima, uma taxa de rampa mínima, uma $CMRR$ mínima e demais restrições, situando-se dentro de uma faixa de dimensões especificadas para a tecnologia.

Arquivos para simulação podem ser automaticamente gerados marcando-se a caixa de seleção referente a esta opção na ferramenta.

Em algumas situações, a não consideração das capacitâncias extrínsecas pode deteriorar sensivelmente alguns parâmetros de desempenho do amplificador. Marcando-se a caixa de seleção referente à inclusão das capacitâncias extrínsecas à formulação, este problema pode ser superado.

Alguns problemas numéricos podem ser superados pelo ajuste dos parâmetros que

governam a rotina da programação quadrática recursiva, editando-se os respectivos valores das tolerâncias e perturbações nos gradientes numéricos presentes na ferramenta, conforme ilustra a fig.C.1.

Referências Bibliográficas

- [1] CUNHA, A.I.A., **Um modelo do transistor MOS para projeto de circuitos integrados**, Ph.D. thesis, Universidade Federal de Santa Catarina, UFSC, 1996.
- [2] MONTORO, C.G.; SCHNEIDER, M. C.; CUNHA, A.I.A., **A current-based MOSFET model for integrated circuit design in Low-voltage / low-power integrated circuits and systems**, ch. 2, IEEE Press, 1999.
- [3] CARLEY, L.R.et Al., **Synthesis Tools for Mixed-Signal ICs: Progress on Frontend and Backend Strategies**, Design Automated Conference, June 1996.
- [4] BHATTI, A.M., **Practical optimizations methods: with mathematica applications**, Springer-Verlag, 2000.
- [5] ANTAO, B.A.A., **Trends in CAD of Analog ICs**, IEEE Circuits and Devices Magazine **12** (1996), no. 5.
- [6] CUNHA, A.I.; SCHNEIDER, M. C.; MONTORO, C.G., **Derivation of the unified charge control model and parameter extraction procedure**, Solid State Eletronics **43** (1999), no. 1.
- [7] CUNHA, A.I.A.; SCHNEIDER, M. C.; MONTORO, C.G., **An MOS transistor model for analog circuit design**, IEEE J. Solid-State Circuits **33** (1998), no. 10.

- [8] LUENBERGER, D.G., **Linear and nonlinear programming**, Addison Wesley, Massachusetts, 1984.
- [9] ENZ, C.C.; KRUMMENACHER, F.; VITTOZ, E.A., **An analytical MOS transistor model valid in all regions of operation and dedicated to low-voltage and low-current applications transconductance amplifiers**, Analog Integrated Circuits and Signal Processing **8** (1995).
- [10] COITINHO, R.M. et Al., **A simplified methodology for the extraction of the ACM MOST model parameters**, 14th Symposium on Integrated Circuits and Systems Design (2001).
- [11] SANTOS, H.C.M., **Metodologia gráfica para projeto de amplificadores operacionais de transcondutância utilizando o modelo ACM**, Master's thesis, Universidade Federal da Bahia, UFBA, 2002.
- [12] Dolphin Integration, **SMASH circuit simulator**, Homepage: <http://www.dolphin.fr/>.
- [13] TSIVIDIS, Y.; SUYAMA, K., **Operation and modeling of the MOS transistor**, McGraw-Hill, New York, 1987.
- [14] GOUVEIA FILHO, O.C., **Um modelo compacto do transistor MOS para simulação de circuitos**, Ph.D. thesis, Universidade Federal de Santa Catarina, UFSC, 1999.
- [15] SILVEIRA, F.; FLANDRE, D.; JESPERS, P.G.A., **A gm/ID based methodology for the design of CMOS analog circuits and its application to the synthesis**

- of a silicon-on-insulator micropower OTA**, IEEE Journal of Solid State Circuits **31** (1996), no. 9.
- [16] ALLEN, P.E.; HOLBERG, D. R., **CMOS analog circuit design**, Oxford, New York, 2002.
- [17] PINTO, R.L.O., **Metodologia de projeto de amplificadores CMOS**, Master's thesis, Universidade Federal de Santa Catarina, UFSC, 1997.
- [18] VANDERHAEGEN, J.P.; BRODERSEN, R.W., **Automated design of operational transconductance amplifierd using reversed geometric programming**, Design Automated Conference, June 2004.
- [19] ISMAIL, M.; FIEZ, T., **Analog VLSI: signal and information processing**, Electrical and Computer Engineering, Mc Graw-Hill, 1994.
- [20] HERSHENSON, M. ; BOYD, S.P.; LEE, T.H., **Optimal design of a CMOS Op-Amp via geometric programming**, IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems **20** (2001), no. 1.
- [21] MANDAL, P.; VISVANATHAN, V., **CMOS Op-Amp sizing using a geometric programming formulation**, IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems **20** (2001), no. 1.
- [22] LAKER, K.; SANSEN, W., **Design of analog integrated circuits and sistems**, McGraw-Hill, New York, 1994.